

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 1 月 22 日 (22.01.2004)

PCT

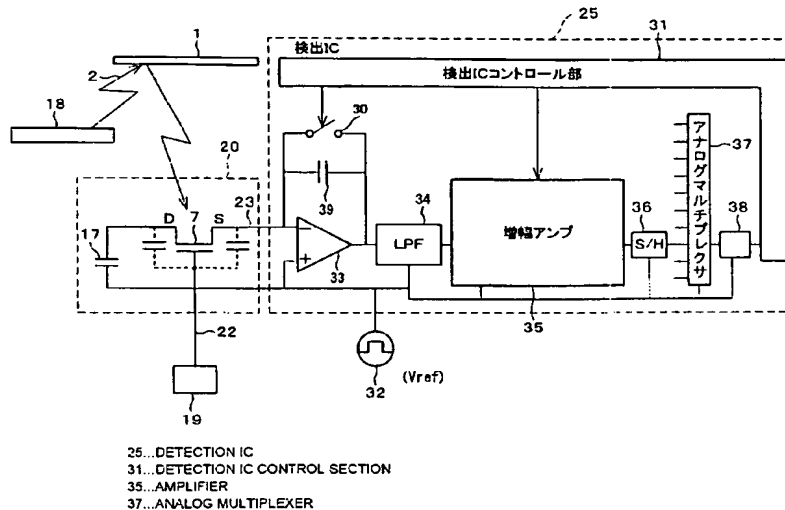
(10) 国際公開番号
WO 2004/008541 A1

- (51) 国際特許分類⁷: H01L 27/146, H04N 5/335 (72) 発明者; および
(21) 国際出願番号: PCT/JP2003/005858 (75) 発明者/出願人 (米国についてのみ): 上原 和弘 (UE-HARA, Kazuhiro) [JP/JP]; 〒632-0081 奈良県 天理市 二階堂上ノ庄町 73-1-503 Nara (JP).
(22) 国際出願日: 2003 年 5 月 12 日 (12.05.2003)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2002-201303 2002 年 7 月 10 日 (10.07.2002) JP
(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒545-8522 大阪府 大阪市 阿倍野区長池町 2-2-2 Osaka (JP).
(74) 代理人: 原 謙三, 外 (HARA, Kenzo et al.); 〒530-0041 大阪府 大阪市 北区天神橋 2 丁目北 2 番 6 号 大和南森町ビル 原謙三国際特許事務所 Osaka (JP).
(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SI, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: METHOD FOR DETECTING PHOTOELECTRIC CONVERSION AMOUNT AND PHOTOELECTRIC CONVERTER, METHOD FOR INPUTTING IMAGE AND DEVICE FOR INPUTTING IMAGE, TWO-DIMENSIONAL IMAGE SENSOR AND METHOD FOR DRIVING TWO-DIMENSIONAL IMAGE SENSOR

(54) 発明の名称: 光電変換量検出方法および光電変換装置、画像入力方法および画像入力装置、2次元イメージセンサおよび2次元イメージセンサの駆動方法



(57) Abstract: A photoelectric converter comprising a sensor substrate (20) mounting a phototransistor (7) having a photosensitive semiconductor layer and an auxiliary capacitor (17) connected with the drain electrode D of the phototransistor (7), and an IC (25) connected with the source electrode S of the phototransistor (7) and detecting photoelectric conversion amount of the sensor substrate (20). The auxiliary capacitor (17) is charged with a specified quantity of charges and with charges being generated by irradiating the photosensitive semiconductor layer with light under nonconductive state of the phototransistor (7), and the IC (25) detects the photoelectric conversion amount of the sensor substrate (20) based on the charges of the auxiliary capacitor (17).

[続葉有]

WO 2004/008541 A1



(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 *PIG* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 感光性半導体層を有するフォトトランジスタ (7) と、上記フォトトランジスタ (7) のドレイン電極 D に接続された補助容量 (17) とを有するセンサ基板 (20) と、上記フォトトランジスタ (7) のソース電極 S に接続され、上記センサ基板 (20) による光電変換量を検出する検出 IC (25) とを備える。上記補助容量 (17) には、所定量の電荷が充電されると共に、上記フォトトランジスタ (7) が非導通状態のときに上記感光性半導体層への光照射により生じる電荷が充電され、上記検出 IC (25) は、上記補助容量 (17) の電荷に基づいて、上記センサ基板 (20) の光電変換量を検出する。

明 細 書

光電変換量検出方法および光電変換装置、画像入力方法および画像入力装置、２次元イメージセンサおよび２次元イメージセンサの駆動方法

技術分野

本発明は、光電変換素子の光電変換量を検出する光電変換装置に関し、特に、光電変換装置を用いた、パーソナルコンピュータや情報端末等の画像入力用として好適に用いられる画像入力装置及び２次元イメージセンサに関するものである。

背景技術

従来、パーソナルコンピュータやファクシミリ等の画像入力には、１次元イメージセンサと機械的走査を組み合わせた画像入力装置（例えば、イメージスキャナ）が用いられてきた。この場合、１次元イメージセンサを原稿に対して移動させて走査するか、あるいは原稿を移動させて走査する必要があるため、何れも機械的に走査する必要があるため、画像の読取速度が遅く、また、装置の小型化・軽量化が制限されていた。

一方、機械的走査が不要な密着型２次元イメージセンサが種々提案されている。これらの多くは、クロストークを防ぐための画素選択トランジスタと、フォトセンサとしてのフォトダイオードやフォトリランジスタとで１画素が形成されており、各画素を２次元マトリクス状に配列して２次元イメージセンサを構成している。

上記の２次元イメージセンサの一般的な動作としては、各フォトセン

サへの照射光量に応じて発生した電荷が各画素に蓄積され、画素選択トランジスタを電子走査して順次導通状態にして各画素から電荷量を読み出すことで画像情報を得るものである。例えば、テレビジョン学会技術報告 Vol. 17, No. 16, pp 25-30 では、フォトセンサとして pin フォトダイオードを用いた試作例が報告されている。

また、画素を高密度化する目的で、画素選択トランジスタとフォトセンサを一体化する提案も行なわれている。例えば、日本国特許第 2796336 号（特開平 2-246272（公開日：1990 年 10 月 2 日））や日本国特許第 3019632 号（特開平 6-132560（公開日：1994 年 5 月 13 日））では、フォトセンサ自体にフォトセンサ機能と画素選択機能とを持たせることにより画素面積の縮小を図っている。

ところが、前述したように、機械的走査が不要な密着型 2 次元イメージセンサは、高速な画像読み出しや軽量・薄型化が可能なため、多くの提案が行なわれているが、未だに実用化された例はない。

この主要因の一つは、画素構造及びアレイ構造の複雑さにある。つまり、現在量産されているアクティブマトリクス型液晶ディスプレイで用いられる TFT アレイの場合に比べて、フォトセンサを形成するための製造プロセスが増加したり、画素構造が複雑になったり、画素面積が増加して高解像度化が困難である等の問題があった。

また、フォトセンサ自体にフォトセンサ機能と選択機能とを持たせる構造の場合でも、例えば逆スタガー型薄膜トランジスタとスタガー型薄膜トランジスタとを、半導体層を単一層にして組み合わせた複雑な構造となっており、製造プロセスが複雑になるという問題があった。

本発明は、上記の各問題点に鑑みなされたものであって、その目的は、フォトセンサを構成する画素構造を簡素化することで、高解像度化が可能で、且つ製造プロセスの簡略化が可能な光電変換装置、それを用いた画像入力装置及び２次元イメージセンサを提供することにある。

発明の開示

本発明の光電変換方法は、上記の目的を達成するために、感光性半導体層を有する薄膜トランジスタからなる光電変換素子の光電変換量を検出する光電変換量検出方法であって、上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電し、上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射し、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出することを特徴としている。

上記の構成によれば、薄膜トランジスタの感光性半導体層に光が照射されると、該薄膜とトランジスタのドレイン電極－ソース電極間にドレイン電流が流れると共に、該補助容量に生じたドレイン電流に対応した電荷が放電される。ここで放電される電荷は、光電流の量（以下、光電変換量と称する）に等しい。

したがって、補助容量に、予め所定量の電荷を充填しておけば、光照射によって該補助容量から電荷が放電されることで、補助容量に残った電荷から光電変換量が分かる。

このように補助容量に残った電荷を検出することにより、光電変換量を検出することができるので、光照射時に生じた光電流そのものを検出する場合に比べて、光電変換量を検出するための回路（フォトセンサ）

の構造を簡素にすることができる。

通常、電流値や電圧値を検出して光電変換量を検出する方法では、電流や電圧は蓄積すること自体が非常に難しく、電流値や電圧値の測定のための回路構成が複雑になり、結果として、薄膜トランジスタと光電変換量を検出する部分とで構成されるフォトセンサの構造が非常に複雑なものとなる。

これに対して、上記構成のように、補助容量の電荷に基づいて光電変換量を検出するようにすれば、電荷を蓄積するための補助容量を設けるだけでよいので、フォトセンサの構成を簡素なものとすることができる。

つまり、補助容量は、コンデンサであるので、光電流を検出するための回路に比べてより簡素な構造にすることができる。

しかも、補助容量は、薄膜トランジスタのドレイン電極に接続されているので、薄膜トランジスタの製造プロセスを利用してフォトセンサを製造することができる。

このように、フォトセンサを構成する画素構造を簡素化することで、フォトセンサ自体を小さくすることが可能となり、この結果、高解像度化が可能となる。しかも、フォトセンサの画素構造が簡素化されることで、該フォトセンサを用いた光電変換装置の製造プロセスの簡略化も図ることが可能となる。

上記補助容量に電荷を所定量充電する前に、該補助容量内の全ての電荷を開放するようにしてもよい。

この場合、補助容量の電荷を全て開放した後で、所定量の電荷を充電することになるので、予め充電する電荷の量の管理が容易になる。この結果、所定量の電荷が充電された後、光照射により電荷が放電されれば、

補助容量に残存する電荷は正確な光電変換量を示すことになるので、光電変換量の検出精度を向上させることができる。

また、補助容量に電荷を所定量充電する前、すなわち光電変換量検出の前に、該補助容量に蓄積された電荷を開放するようになっているので、前回の検出情報に関する電荷が残らないようになる。このため、繰り返し検出動作を行っても、適切な光電変換量を検出することが可能となる。つまり、繰り返しの検出動作を行うことが可能になる。

上記補助容量への所定量の電荷の充電は、上記薄膜トランジスタのゲート電極を駆動するゲート電極駆動電圧を用いてもよい。

この場合、補助容量への電荷の充電を行うために別部材を設ける必要がないので、フォトセンサを構成する画素の構造を簡素なものにすることができる。

また、上記補助容量への所定量の電荷の充電は、該補助容量を構成する電極のうち上記薄膜トランジスタのドレイン電極に接続された電極とは反対側の電極に電圧を印加することにより行うようにしてもよい。

この場合、補助容量に直接接続された電極に電圧が印加されることで、電荷が充電されるようになっているので、該補助容量への電荷の充填量の調整が行い易くなる。これにより、光電変換により蓄積された電荷量を正確に検出することができるようになるので、光電変換量の検出精度の向上を図ることが可能となる。

上記補助容量への所定量の電荷の充電は、上記の方法以外に、上記薄膜トランジスタのソース電極に電圧を印加することにより行うようにしてもよい。

また、上記薄膜トランジスタが非導通状態時に、光の照射によって該

薄膜トランジスタのソース電極より放出される電荷を、消去するようにしてもよい。

この場合、薄膜トランジスタが非導通状態時における電荷を検出する虞がなくなるので、光電変換量の誤検出を無くすることができる。

ここで、薄膜トランジスタの導通状態とは、ドレイン電極に接続された補助容量に電荷を充電することが可能状態を示し、非導通状態とは、補助容量に電荷を十分に充電できない状態を示す。

さらに、上記光電変換素子の光電変換量を検出する間、上記薄膜トランジスタへの光の照射を停止するようにしてもよい。

この場合、光電変換素子の光電変換量を検出する間、薄膜トランジスタへの光の照射による光電流が生じないので、光電変換量の誤検出を無くすることができる。つまり、薄膜トランジスタのソース電極方向、すなわちデータライン方向のクロストークを防止することができる。

本発明の光電変換装置は、上記の目的を達成するために、感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に接続された補助容量とを有する光電変換素子と、上記薄膜トランジスタのソース電極に接続され、上記光電変換素子による光電変換量を検出する光電変換量検出手段とを備え、上記補助容量には、所定量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、上記光電変換量検出手段は、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出することを特徴としている。

上記の構成によれば、薄膜トランジスタの感光性半導体層に光が照射されると、該薄膜とトランジスタのドレイン電極－ソース電極間にドレ

イン電流が流れると共に、該補助容量に生じたドレイン電流に対応した電荷が放電される。ここで放電される電荷は、光電流の量（以下、光電変換量と称する）に等しい。

したがって、補助容量に、予め所定量の電荷を充填しておけば、光照射によって該補助容量から電荷が放電されることで、補助容量に残った電荷から光電変換量が分かる。

このように補助容量に残った電荷を検出することにより、光電変換量を検出することにより、光照射時に生じた光電流そのものを検出する場合に比べて、回路の構造を簡素にすることができる。

通常、電流値や電圧値を検出して光電変換量を検出する方法では、電流や電圧は蓄積すること自体が非常に難しく、電流値や電圧値の測定のための回路構成が複雑になり、結果として、薄膜トランジスタと光電変換量を検出する部分とで構成されるフォトセンサの構造が非常に複雑なものとなる。

これに対して、上記構成のように、補助容量の電荷に基づいて光電変換量を検出するようにすれば、電荷を蓄積するための補助容量を設けるだけでよいので、フォトセンサの構成を簡素なものとすることができる。

つまり、補助容量は、コンデンサであるので、光電流を検出するための回路に比べてより簡素な構造にすることができる。

しかも、補助容量は、薄膜トランジスタのドレイン電極に接続されているので、薄膜トランジスタの製造プロセスを利用してフォトセンサを製造することができる。

このように、フォトセンサを構成する画素構造を簡素化することで、フォトセンサ自体を小さくすることが可能となり、この結果、高解像度

化が可能となる。しかも、フォトセンサの画素構造が簡素化されることで、該フォトセンサを用いた光電変換装置の製造プロセスの簡略化も図ることが可能となる。

上記光電変換量検出手段は、補助容量から転送される電荷を増幅する増幅回路を備えていてもよい。

この場合、補助容量に残った電荷の量が少なくても、電荷を増幅することができるので、光電変換量を正確に検出することができる。

本発明の画像入力方法は、上記の目的を達成するために、感光性半導体層を有する薄膜トランジスタを含む光電変換素子によって変換された原稿画像からの反射光による光電流を、画像情報として入力する画像入力方法であって、上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電し、上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射し、上記感光性半導体層に光を所定時間照射した後、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出し、この検出結果を画像情報として入力することを特徴としている。

上記の構成によれば、薄膜トランジスタの感光性半導体層に光が照射されると、該薄膜とトランジスタのドレイン電極－ソース電極間にドレイン電流が流れると共に、該補助容量に生じたドレイン電流に対応した電荷が蓄積される。この電荷の蓄積量は、光電流の量（以下、光電変換量と称する）に等しい。

したがって、補助容量には、予め所定量の電荷を充填した後、さらに、光照射による電荷が放電されることになるので、最終的に補助容量の電荷量を求めれば、蓄積された電荷量（光電変換量）を検出することがで

きる。

このように検出された電荷量を、光電変換量とすれば、光電流を適切に検出することが可能となるので、この光電変換量を画像情報とすれば、正確な画像情報を入力することができる。

また、本発明の画像入力装置は、上記の目的を達成するために、上記構成の光電変換装置を、原稿画像に対応して複数個配置され、各光電変換装置によって検出された光電変換素子の光電変換量を原稿画像の入力画像情報として出力する画像情報出力手段が設けられていることを特徴としている。

この場合、上記構成の光電変換装置を用いることで、解像度の高い画像入力装置を実現することができるので、画像情報出力手段は、高精細な入力画像情報を出力することができる。

また、原稿画像に、赤色光、緑色光、青色光をそれぞれ照射する光照射手段を備え、上記画像情報出力手段は、光照射手段による各色の照射光に応じて検出された光電変換素子の光電変換量から入力画像情報をカラー画像として出力するようにしてもよい。

この場合、高精細なカラー画像を得ることができる。

上記画像入力装置において、光電変換装置は1次元に配置してもよいし、2次元に配置してもよい。

光電変換装置を1次元に配置した場合、家庭用のファクシミリ装置に用いられているようなハンディスキャナ等の携帯型の画像入力装置に好適に用いることができる。

また、光電変換装置を2次元に配置した場合、フラットヘッドスキャナ等に好適に用いられる。この場合、原稿画像の全体を一度に読み込む

ことが可能となる。

上記構成の光電変換装置を用いて実現した２次元イメージセンサは、以下のようになる。

本発明の２次元イメージセンサは、上記の目的を達成するために、複数のデータ線と、上記データ線と交差する複数の走査線と、上記データ線及び走査線の交点にそれぞれ設けられた感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に接続され、電荷が充電される補助容量とを含む光電変換素子と、上記薄膜トランジスタのソース電極に接続され、上記薄膜トランジスタによる光電変換量を検出する光電変換量検出手段と、上記光電変換量検出手段によって検出された結果を、画像情報として出力する画像情報出力手段とを備え、上記補助容量は、所定量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、上記光電変換量検出手段は、上記感光性半導体層への光照射完了後の上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出することを特徴としている。

上記の構成によれば、簡単な構成で２次元のイメージを読み取ることが可能となる。

上記２次元イメージセンサにおいては、上記データ線、走査線、薄膜トランジスタ、補助容量が透明基板上に形成されていてもよい。

また、上記透明基板の上記薄膜トランジスタの形成面側の表面に透明な保護層が形成されていてもよい。

上記透明基板の上記薄膜トランジスタの形成面とは反対側の面に、該透明基板を介して薄膜トランジスタに光を照射する光照射手段が設けら

れていてもよい。

上記光照射手段の光照射を制御する光照射制御手段を備え、上記光照射制御手段は、上記補助容量に所定量の電荷が充電された後、一定時間光の照射を行うように上記光照射手段を制御し、上記光電変換量検出手段は、上記光照射手段による一定時間の光照射後に光照射を停止し、上記補助容量の電荷に基づいて、上記薄膜トランジスタによる光電変換量を検出するようにしてもよい。

上記構成の２次元イメージセンサの駆動方法において、上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、上記走査線を駆動することで薄膜トランジスタを順次導通状態として、上記補助容量の電荷量に基づいて該薄膜トランジスタの光電変換量を検出するようにしてもよい。

また、上記構成の２次元イメージセンサの駆動方法において、上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、光照射手段による光照射を一定時間行った後、光照射を停止し、上記走査線を駆動することで薄膜トランジスタを順次導通状態として、上記補助容量の電荷量に基づいて該薄膜トランジスタの光電変換量を検出するようにしてもよい。

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

図１は、本発明の光電変換装置の１画素分の構成を示す概略ブロック

図である。

図 2 は、図 1 に示す光電変換装置における検出動作を示すタイミングチャートである。

図 3 は、図 1 に示す光電変換装置の概略構成断面図である。

図 4 は、図 3 に示す光電変換装置におけるゲート電圧ードレイン電流特性を示すグラフである。

図 5 は、図 1 に示す光電変換装置を用いた 2 次元イメージセンサの概略ブロック図である。

図 6 は、図 5 に示した 2 次元イメージセンサの概略斜視図である。

図 7 は、本発明の他の光電変換装置の 1 画素分の構成を示す概略ブロック図である。

図 8 は、図 7 に示す光電変換装置における検出動作を示すタイミングチャートである。

図 9 は、図 7 に示す光電変換装置における他の検出動作を示すタイミングチャートである。

図 10 は、図 7 に示す光電変換装置におけるさらに他の検出動作を示すタイミングチャートである。

図 11 は、図 7 に示す光電変換装置におけるさらに他の検出動作を示すタイミングチャートである。

図 12 は、本発明のさらに他の光電変換装置の 1 画素分の構成を示す概略ブロック図である。

図 13 は、本発明の光電変換装置の 1 データラインの等価回路図である。

図 14 は、本発明の光電変換装置によるクロストークを防止するため

の検出動作を示すタイミングチャートである。

図15は、本発明の光電変換装置によるクロストークを防止するための他の検出動作を示すタイミングチャートである。

図16は、本発明の光電変換装置によるカラー画像を取得する場合のタイミングチャートである。

図17は、本発明のさらに他の光電変換装置の1画素分の構成を示す概略ブロック図である。

図18は、図17に示す光電変換装置における検出動作を示すタイミングチャートである。

発明を実施するための最良の形態

〔実施の形態1〕

本発明の一実施の形態について説明すれば、以下の通りである。

はじめに、本発明の光電変換装置に適用されるフォトセンサおよびこのフォトセンサを用いた2次元イメージセンサについて説明し、その後で、光電変換量検出方法について説明する。

上記フォトセンサは、基本的には、逆スタガー型薄膜トランジスタ（TFET）の構成となっている（上部ゲート電極が光透過性の材質ならば、スタガー型薄膜トランジスタの構成となってもよい）。すなわち、図3に示すように、フォトトランジスタ7は、ガラス等からなる透明な絶縁性基板（透明基板）9上に、クロム（Cr）等からなるボトムゲート電極11が形成されており、このボトムゲート電極11及び絶縁性基板9を覆うように、窒化シリコン（SiN）からなるボトムゲート絶縁膜（保護層）13が形成されている。

上記ボトムゲート電極 11 上には、ボトムゲート電極 11 と対向する位置に、i 型アモルファス・シリコン (i-a-Si) で形成された半導体層 (感光性半導体層) 12 が形成されており、この半導体層 12 を挟んで、該半導体層 12 上に所定の間隔を有して相対向する位置にソース電極 10 及びドレイン電極 15 が形成されている。

これらソース電極 10 及びドレイン電極 15 は、それぞれ n+ シリコン層 4 を介して半導体層 12 と接続されている。

ソース電極 10 及びドレイン電極 15 の上部には絶縁膜 14 が形成され、これらによりトランジスタ (逆スタガー型薄膜トランジスタ) が構成されている。

このフォトトランジスタ 7 に対して、絶縁性基板 9 側のバックライトユニット 18 から照射光 2 が照射され、この照射光 2 が開口部 6 を透過し、原稿 1 に反射して、半導体層 12 に照射される。

そして、フォトトランジスタ 7 は、ボトムゲート電極 11 に印加する電圧を制御することにより、導通状態と非導通状態を制御することができる。例えば、フォトトランジスタ 7 のゲート電極 11 に正電圧を印加すると、半導体層 12 に n チャンネルが形成され、ここで、ソース電極 10 - ドレイン電極 15 間に正電圧を印加すると、ソース電極 10 側から電子が供給されて、電流が流れる。

上記フォトトランジスタ 7 のゲート電圧とドレイン電流との関係を示すと図 4 に示すグラフのようになる。曲線 I 1 は、光照射時のゲート電圧とドレイン電流との関係を示し、曲線 I 2 は、光無照射時のゲート電圧とドレイン電流との関係を示すグラフである。

すなわち、図 4 に示す曲線 I 1 に示すように、非導通状態 (ゲート電

極 11 に負電圧を印加した状態)での光照射時には、半導体層 12 に光電流が誘起され、ソース電極 10 - ドレイン電極 15 間に、照射光により誘起された電子正孔の数、すなわち照射光の光量に応じたドレイン電流が流れる。また、光無照射時には、図 4 に示す曲線 I2 で示すように、ドレイン電流は極めて小さく、例えば、 10^{-14} A (アンペア) 程度にすることができる。その結果、フォトトランジスタ 7 は、光照射時のドレイン電流 (I1) と光無照射時のドレイン電流 (I2) の差を大きく取ることができる。また、この光照射時のドレイン電流と、光無照射のドレイン電流を所定の時間蓄積する事により、その差をより大きく取る事ができ、ダイナミックレンジの大きな光電変換装置を得ることができる。

次に、上記構成の光電変換装置をフォトセンサとして利用した 2 次元イメージセンサについて、図 5 及び図 6 を参照しながら以下に説明する。

図 5 は、2 次元イメージセンサの概略構成ブロック図を示し、図 6 は、2 次元イメージセンサの概略を示す斜視図である。なお、ここで説明する 2 次元イメージセンサは、密着型のイメージセンサを示す。また、本実施の形態では、二次元のイメージセンサについて説明するが、本発明の光電変換装置は、フォトセンサとして 1 次元のイメージセンサに適用することも可能である。

本実施の形態に係る 2 次元イメージセンサは、図 5 に示すように、マトリクス状に配列された複数の画素 (図示せず) を有し、センサ部 (フォトセンサ) を構成する平板状のセンサ基板 (光電変換素子) 20 を備えており、該センサ基板 20 の外周には、複数の駆動 IC 19 … と、複数の検出 IC (光電変換量検出手段) 25 … とが接続されている。

駆動 I C 1 9 は、センサ基板 2 0 に画素毎に設けられた後述する T F T 7 (図 1 参照) を駆動するものであって、センサ基板 2 0 に設けられたゲートライン 2 2 … に接続されている。ゲートライン 2 2 … のライン数は、センサ基板 2 0 の大きさや、画素ピッチにもよるが、数百～数千ラインであり、これらゲートライン 2 2 … を、複数の駆動 I C 1 9 … で分担している。この場合、1 つの駆動 I C 1 9 の出力数は、例えば数百となる。

これら各駆動 I C 1 9 は、駆動プリント基板 2 1 に実装されており、各駆動 I C 1 9 と駆動プリント基板 2 1 とで、駆動回路 2 8 を構成している。

駆動プリント基板 2 1 は、コントロール・通信基板 (光照射制御手) 2 4 に接続されており、駆動 I C 1 9 の制御及びコントロール・通信基板 2 4 とのインターフェイスを行う回路を搭載している。

一方、検出 I C 2 5 は、センサ基板 2 0 に設けられた T F T 7 が駆動した結果得られた、センサ基板 2 0 からの出力を検出するものである。各検出 I C 2 5 は、センサ基板 2 0 のデータライン 2 3 … に接続されている。データライン 2 3 … のライン数も、センサ基板 2 0 の大きさや、画素ピッチによるが、数百～数千ラインであり、これらデータライン 2 3 … からの出力の検出を、複数の検出 I C 2 5 … で分担している。1 つの検出 I C 2 5 の入力数は、例えば数百となる。

これら各検出 I C 2 5 は、検出プリント基板 (画像情報出力手段) 2 6 に実装されており、各検出 I C 2 5 と検出プリント基板 2 6 とで、検出回路 (検出手段) 2 9 を構成している。

検出プリント基板 2 6 は、コントロール・通信基板 2 4 と接続されて

おり、検出 I C 2 5 の制御及びコントロール・通信基板 2 4 とのインターフェイスを行う回路を搭載している。

コントロール・通信基板 2 4 は、C P U やメモリ等、センサ基板 2 0 のライン読み出し走査やフレーム周期と同期を持たない信号を扱う回路が搭載された構成で、外部回路との通信及び、光電変換装置全般の制御を行うものである。

バックライトユニット 1 8 は、L E D、光導光板、光拡散板より構成される。

L E D の点灯・消灯は、コントロール・通信基板 2 4 により制御される。

上記構成の 2 次元イメージセンサは、図 6 に示すように、駆動プリント基板 2 1 および検出プリント基板 2 6 がバックライトユニット 1 8 のセンサ基板 2 0 とは反対側の面に入り込むようにして設けられている。この場合、駆動 I C 1 9 および検出 I C 2 5 は断面略コの字状に形成されている。このような構成にすることで、2 次元イメージセンサの小型化を図っている。

また、上記の 2 次元イメージセンサにおいては、センサ部分となるセンサ基板の所定の領域に、透明な保護膜 3 が形成され、該センサ基板 2 0 表面が保護されるようになっている。

ここで、上記構成のフォトセンサの動作について、図 1 ないし図 4 を参照しながら以下に説明する。なお、図 1 は、1 画素に対応するフォトセンサの概略ブロック図を示し、図 2 は、図 1 に示すフォトセンサに流れる信号のタイミングチャートを示している。

図 3 に示すように、T F T からなるフォトランジスタ 7 には、絶縁

性基板 9 側のバックライトユニット 18 から照射光 2 が照射され、この照射光 2 が開口部 6 を透過し、原稿 1 に反射して、半導体層 12 に照射される。

そして、フォトトランジスタ 7 は、ボトムゲート電極 11 に印加する電圧を制御することにより、導通状態と非導通状態を制御することができる。例えば、フォトトランジスタ 7 のゲート電極 11 に正電圧を印加すると、半導体層 12 に n チャンネルが形成され、ここで、ソース電極 10 - ドレイン電極 15 間に正電圧を印加すると、ソース電極 10 側から電子が供給されて、電流が流れる。

また、図 4 の曲線 I 1 に示すように、非導通状態（ゲート電極に負電圧を印加した状態）での光照射時には、半導体層 12 に光電流が誘起され、ソース電極 10 - ドレイン電極 15 間に、照射光により誘起された電子正孔の数、すなわち照射光の光量に応じたドレイン電流が流れる。また、光無照射時には、図 4 の曲線 I 2 で示すように、ドレイン電流は極めて小さく、例えば、10-14 A（アンペア）程度にすることができる。

その結果、上記のフォトトランジスタ 7 は、光照射時のドレイン電流（I 1）と光無照射時のドレイン電流（I 2）の差を大きく取ることができる。

また、所定の電荷を補助容量 17 に充電し、この電荷を光照射時のドレイン電流と、光無照射のドレイン電流で所定の時間放出し、放出後に補助容量に残った電荷を検出 IC 25 で検出することにより、その差をより大きく取る事ができ、ダイナミックレンジの大きな光電変換装置を得ることができる。

上記検出 IC 25 は、図 1 に示すように、内部に、積分アンプ 33、ローパスフィルタ 34、増幅アンプ 35、サンプルホールド回路 36 等を、該検出 IC 25 が検出するライン数分（例えば数百ライン）備え、サンプルホールド回路 36 の後段に、アナログマルチプレクサ 37 と、A/D（アナログ／デジタル）変換回路 38 とを、1 つずつ備えている。

また、この検出 IC 25 では、各構成回路のオフセット及びノイズを除去するために、二重相関サンプリングを行うようになっている。

このような構成の検出 IC 25 において、データライン 23 を通って検出 IC 25 に入力した補助容量 17 の電荷は、まず、負入力として積分アンプ 33 に入力され、これにて、積分アンプ 33 からは、入力した電荷に比例した電位が出力される。また、積分アンプ 33 の正入力には、基準電圧（Vref）32 が接続されている。

上記積分アンプ 33 の出力は、ノイズを低減するために設けられたローパスフィルタ 34 を通って増幅アンプ 35 に入力し、所定倍に増幅されて出力される。

そして、増幅アンプ 35 の出力は、サンプルホールド回路 36 に入力して一旦保持され、保持された値は、アナログマルチプレクサ 37 の複数入力の 1 入力に出力される。

アナログマルチプレクサ 37 の出力は、次段の A/D 変換回路 38 に入力され、該 A/D 変換回路 38 にて、アナログデータからデジタルデータに変換され、画像データとして、コントロール・通信基板 24 に出力される。

また、上記積分アンプ 33 には、リセットスイッチ 30 が設けられており、該リセットスイッチ 30 は、検出 IC 25 のコントロール部 31

の出力により制御される。このコントロール部 31 は、検出 IC 25 の制御、及び検出プリント基板 26 とのインターフェイスを行うものである。

次に、図 2 を参照しながら、時間を追って、上記構成のフォトセンサの各部の動作を説明する。図 2 は、前述のように本フォトセンサにおける各部のタイムチャートを示している。なお、このタイムチャートでは、説明の便宜上、区間 1 の時間 t_1 以前に補助容量 17 には電荷は存在しないとする。

(1) 区間 1 の時間 $t_1 \sim t_3$

区間 1 の時間 t_1 で積分アンプ 33 のリセットスイッチ 30 がオンからオフされ、積分アンプ 33 のリセットが解除される。時間 t_2 でゲート駆動信号がオンされ、TFT 7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んだ電荷（正孔）により、積分アンプ 33 の出力は下降する。フィードスルー現象は、TFT 7 では、ゲートとドレイン D との間、及びゲートとソース S との間に、ゲートとオーバーラップする部分があり、該オーバーラップ部分に寄生容量が存在しているために起こる（図 1 参照）。

図 2 において、積分アンプ出力の波形が、時間 t_3 で時間 t_1 よりも値 W_1 下降しているのは、フィードスルー現象の影響である。また、このとき、積分アンプ 33 の出力は、センサ基板 20 のデータライン 23 の時定数により、立ち下がりが遅れることとなる。

積分アンプ 33 の出力が入力されるローパスフィルタ 34 の出力は、時間 $t_2 \sim$ において、積分アンプ 33 の出力値に向かって時定数を持って下降していく。この下降は、最終的に値 W_1 になる。

ローパスフィルタ 34 の出力が入力される増幅アンプ 35 の出力は、積分アンプ 33 の出力値 $\times G$ (ゲイン) に向かって下降していく。この下降は最終的に値 $W1 \times G$ になり、この値を時間 $t3$ でサンプルホールドする。この値がフィードスルー信号成分である。

(2) 区間 1 の時間 $t4 \sim t5$

区間 1 の時間 $t4$ で積分アンプ 33 のリセットスイッチ 30 がオフからオンされると、アンプ 33 の帰還容量 39 がショートされ、アンプ 33 の出力は、基準電圧 (V_{ref}) になる、この為、ローパスフィルタ 34 および増幅アンプ 35 の出力も V_{ref} になる。

時間 $t5$ で T F T 7 のゲート駆動信号がオフされると、T F T 7 の主にゲートとソース S との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、積分アンプ 33 の帰還容量 39 に流れ込むが、積分アンプ 33 はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、T F T 7 の主にゲートとドレイン D との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、補助容量 17 に流れ込み T F T ドレイン電圧は、 $W2$ だけ下降する。

この時、T F T 7 に光が所定の時間照射されると、光電流により、補助容量 17 の電荷は、T F T 7 のソース S 側に流れ、それに伴って T F T ドレイン電圧は上昇する (区間 1 の $t5 \sim$ 区間 2 の $t2$ (図 2 の点線))。また、光が照射されない T F T 7 では、光電流が発生しないため、補助容量の 17 の電荷は保持され、T F T ドレイン電圧も変化しない (区間 1 の $t5 \sim$ 区間 2 の $t2$ (図 2 の実線))。

(3) 区間 2 の時間 $t1 \sim t3$

区間 2 の時間 $t1$ で積分アンプ 33 のリセットスイッチ 30 がオンか

らオフされ、積分アンプ 33 のリセットが解除される。時間 t_2 でゲート駆動信号がオンされ、TFT 7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んできた電荷（正孔）により、積分アンプ 33 の出力は下降する。このとき、区間 1 の時間 t_5 で補助容量 17 に注入された電荷（電子）もソース S 側へ流れる。この時の電荷量は、TFT 7 への光の照射の状況により異なる。

図 2 において、完全に光が当たる TFT（画素）と光が当たらない TFT（画素）の場合を示している。この電荷量の違いにより、光が当たっていた TFT の積分アンプの出力と、光が当たっていない TFT の積分アンプの出力には $W_3(t_3)$ の差が出る。この下降は、最終的に値 $W_3 \times G$ になり、この値を時間 t_3 でサンプルホールドする。このサンプルホールドした値が、光が照射された画素と、照射されていない画素の検出値の差となる。

（４）区間 2 の時間 $t_4 \sim t_5$

区間 2 の時間 t_4 で積分アンプ 33 のリセットスイッチ 30 がオフからオンされると、アンプ 33 の帰還容量 39 がショートされ、アンプ 33 の出力は、基準電圧（ V_{ref} ）になる。この為、ローパスフィルタ 34 および増幅アンプ 35 の出力も V_{ref} になる。

時間 t_5 でゲート駆動信号がオフされると、TFT 7 の主にゲートとソース S との間の寄生容量によるフィードスルー現象により、電荷（電子）が、積分アンプ 33 の帰還容量 39 に流れ込むが、積分アンプ 33 はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、TFT 7 の主にゲートとドレイン D との間の寄生容量によるフィードス

ルー現象により、電荷（電子）が、補助容量 17 に流れ込み T F T ドレイン電圧は、W 2 だけ下降する。

この時 T F T 7 に光が所定の時間照射されると、光電流により、補助容量 17 の電荷は、T F T 7 のソース側に流れ、それに伴って T F T ドレイン電圧は上昇する（区間 2 の t 5 ～）。また、光が照射されない T F T 7 では、光電流が発生しないため、補助容量の 17 の電荷は保持され、T F T ドレイン電圧も変化しない。

以上のように、区間 1 から区間 2 の動作を 1 回行うことにより、区間 2 の時間 t 3 において光電変換量を 1 回検出することが出来る。また、区間 1 から区間 2 の動作を繰り返すことにより、上記検出動作が繰り返され、区間 1, 2 の時間 t 3 において、光電変換量を連続して検出することが出来る。

〔実施の形態 2〕

本発明の他の実施形態について以下に説明する。なお、説明の便宜上、前記実施の形態にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。また、図 5 及び図 6 で示した構成は本実施の形態でも同じである。

本実施の形態に係るフォトセンサの構成および動作について、図 7 および図 8 を参照しながら以下に説明する。なお、図 7 は、1 画素に対応するフォトセンサの概略ブロック図を示し、図 8 は、図 7 に示すフォトセンサに流れる信号のタイミングチャートを示している。

本実施の形態に係るフォトセンサは、図 7 に示すように、補助容量の T F T ドレインと反対側の電極を、基準電圧 32 とは別の電圧（C S 電極駆動電圧 40）で駆動する事に特徴がある。このフォトセンサの他の

構成は、図 1 に示すフォトセンサと同じである。なお、図 7 に示す基準電圧 32 は一定の電圧であり、CS 電極駆動電圧 40 は 2 値の電圧である。

次に、図 8 を参照しながら、時間を追って、上記構成のフォトセンサの各部の動作を説明する。図 8 は、前述のように本フォトセンサにおける各部のタイムチャートを示している。なお、このタイムチャートでは、説明の便宜上、区間 1 の時間 t_1 以前に補助容量 17 には電荷は存在しないとする。

(1) 区間 1 の時間 $t_1 \sim t_5$

区間 1 の時間 t_1 で積分アンプ 33 のリセットスイッチ 30 がオンからオフされ、積分アンプ 33 のリセットが解除される。時間 t_2 でゲート駆動信号がオンされ、TFT 7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んできた電荷（正孔）により、積分アンプ 33 の出力は下降する。フィードスルー現象は、TFT 7 では、ゲートとドレイン D との間、及びゲートとソース S との間に、ゲートとオーバーラップする部分があり、該オーバーラップ部分に寄生容量が存在しているために起こる（図 7 参照）。

積分アンプ出力 33 の波形が、時間 t_2 以降において、時間 t_1 時よりも値 W_1 下降しているのは、上述のフィードスルー現象の影響である。また、このとき、積分アンプ 33 の出力は、センサ基板 20 のデータライン 23 の時定数により、立ち下がりが遅れることとなる。

積分アンプ 33 の出力が入力されるローパスフィルタ 34 の出力は、時間 t_2 より、積分アンプ 33 の出力値に向かって時定数を持って下降していく。この下降は、最終的に値 W_1 になる。

ローパスフィルタ 34 の出力が入力される増幅アンプ 35 の出力は、積分アンプの出力値 $\times G$ (ゲイン) に向かって下降していく。この下降は最終的に値 $W1 \times G$ になり、この値を時間 $t3$ でサンプルホールドする。このサンプリングされた値が T F T 7 の寄生容量及び、補助容量からのフィードスルー信号成分である。

次いで、時間 $t4$ で積分アンプ 33 のリセットスイッチ 30 がオフからオンされると、アンプ 33 の帰還容量 39 がショートされ、積分アンプ 33 の出力は、基準電圧 (V_{ref}) になる。この為、ローパスフィルタ 34 および増幅アンプ 35 の出力も V_{ref} になる。

時間 $t5$ で C S 電極駆動電圧がオンされると、補助容量より電荷 (正孔) が T F T 7 のドレイン D に流れ込んでくるが、積分アンプ 33 がリセットされているため、この電荷は消滅する。

(2) 区間 1 の時間 $t6 \sim t7$

時間 $t6$ でゲート駆動信号がオフされると、T F T 7 の主にゲートとソース S との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、積分アンプ 33 の帰還容量 39 に流れ込むが、積分アンプ 33 はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、T F T 7 の主にゲートとドレイン D との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、補助容量 17 に流れ込み T F T ドレイン電圧は、 $W2$ だけ下降する。

次いで、時間 $t7$ で C S 電極駆動電圧がオフされると、補助容量 17 より電荷 (電子) が T F T 7 のドレイン D に流れ込んでくる。この電荷により、積分アンプ 33 の出力は、値 $W3$ まで下降する。

この時、T F T 7 に光が照射されると、光電流により、補助容量 17

の電荷は、T F T 7 のソース S 側に流れ、それに伴って T F T ドレイン電圧は上昇する（区間 1 の t_7 ～区間 2 の t_2 ）。また、光が照射されない T F T 7 では、光電流が発生しないため、補助容量の 1 7 の電荷は保持され、T F T ドレイン電圧も変化しない。

（3）区間 2 の時間 t_1 ～ t_5

区間 2 の時間 t_1 で積分アンプ 3 3 のリセットスイッチ 3 0 がオンからオフされ、積分アンプ 3 3 のリセットが解除される。時間 t_2 でゲート駆動信号がオンされ、T F T 7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んできた電荷（正孔）により、積分アンプ 3 3 の出力は下降する。このとき、区間 1 の時間 t_6 および t_7 で、補助容量 1 7 に注入された電荷（電子）もソース S 側へ流れ、積分アンプ 3 3 の出力は上昇する。この時の電荷量は、T F T への光の照射の状況により異なる。

図 8 においては、完全に光が当たる T F T（画素）と当たらない T F T の場合を示している。この電荷量の違いにより、光が当たっていた T F T の積分アンプの出力と、光が当たっていない T F T の積分アンプの出力には $W_4(t_3)$ の差が出る。この下降は、最終的に値 $W_4 \times G$ になり、この値を時間 t_3 でサンプルホールドする。このサンプルホールドされた値が、光が照射された画素と、照射されていない画素の検出値の差となる。

次に、時間 t_4 で積分アンプ 3 3 のリセットスイッチ 3 0 がオフからオンされると、アンプ 3 3 の帰還容量 3 9 がショートされ、積分アンプ 3 3 の出力は、基準電圧（ V_{ref} ）になる。この為、ローパスフィルタ 3 4 および増幅アンプ 3 5 の出力も V_{ref} になる。

続いて、時間 t_5 で C S 電極駆動電圧がオンされると、補助容量 17 より電荷 (正孔) が T F T 7 のドレインに流れ込んでき、積分アンプ 33 がリセットされているため、この電荷は消滅する。

(4) 区間 2 の時間 $t_6 \sim t_7$

時間 t_6 でゲート駆動信号がオフされると、T F T 7 の主にゲートとソース S との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、積分アンプ 33 の帰還容量 39 に流れ込むが、積分アンプ 33 はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、T F T 7 の主にゲートとドレイン D との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、補助容量 17 に流れ込み T F T ドレイン電圧は、 W_2 だけ下降する。

次に、時間 t_7 で C S 電極駆動電圧がオフされると、補助容量より電荷 (電子) が T F T 7 のドレインに流れ込んでき、この電荷により、積分アンプ 33 の出力は、値 W_3 まで下降する。この時 T F T 7 に光が所定の時間照射されると、光電流により、補助容量 17 の電荷は、T F T 7 のソース側に流れ、それに伴って T F T ドレイン電圧は上昇する

(区間 2 の $t_7 \sim$)。また、光が照射されない T F T 7 では、光電流が発生しないため、補助容量の 17 の電荷は保持され、T F T ドレイン電圧も変化しない。

以上のように、区間 1 から区間 2 の動作を 1 回行うことにより区間 2 の時間 t_3 において光電変換量を 1 回検出することが出来る。また、区間 1 から区間 2 の動作を繰り返すことにより、上記検出動作が繰り返され、区間 1, 2 の時間 t_3 において、光電変換量を連続して検出することが出来る。

本実施の形態では、図8に示すように、CS電極駆動電圧を時間 t_5 でハイレベルにし、時間 t_7 でローレベルにすることにより、補助容量17に電荷を充電しているが、図9に示すように、CS電極駆動電圧を時間 t_5 でローレベルにし、時間 t_7 でハイレベルにするような逆方向の駆動を行っても補助容量17に電荷を充電することができる。但し、この場合、時間 t_6 でのゲート信号のオフによるフィードスルー信号成分と逆の電荷の充電となり、補助容量17に充電される電荷量は、図8の場合に比べて小さくなる。

〔実施の形態3〕

本発明のさらに他の実施の形態について、以下に説明する。なお、説明の便宜上、前記実施の形態にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。また、図5及び図6で示した構成は本実施形態でも同じである。

本実施の形態に係るフォトセンサの構成および動作について、図7および図10を参照しながら以下に説明する。なお、図10は、図7に示すフォトセンサに流れる信号のタイミングチャートを示している。

本実施の形態に係るフォトセンサは、図7に示すように、補助容量のTFTドレインと反対側の電極を、基準電圧32とは別の電圧（CS電極駆動電圧40）で駆動する事に特徴がある。このフォトセンサの他の構成は、図1に示すフォトセンサと同じである。なお、前記実施の形態2とは異なり、図7に示す基準電圧32は2値の電圧であり、CS電極駆動電圧40は一定の電圧である。

次に、図10を参照しながら、時間を追って、各部の動作を説明する。図10は、本フォトセンサにおける各部のタイムチャートである。なお、

このタイムチャートでは、説明の便宜上、区間 1 の時間 t_1 以前に補助容量 17 には電荷は存在しないとする。

(1) 区間 1 の時間 $t_1 \sim t_5$

区間 1 の時間 t_1 で積分アンプ 33 のリセットスイッチ 30 がオンからオフされ、積分アンプ 33 のリセットが解除される。時間 t_2 でゲート駆動信号がオンされ、TFT7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んできた電荷（正孔）により、積分アンプ 33 の出力は下降する。フィードスルー現象は、TFT7 では、ゲートとドレイン D との間、及びゲートとソース S との間に、ゲートとオーバーラップする部分があり、該オーバーラップ部分に寄生容量が存在しているために起こる（図 7 参照）。

積分アンプ出力 33 の波形が、時間 t_1 時よりも値 W_1 下降しているのは、フィードスルー現象の影響である。また、このとき、積分アンプ 33 の出力は、センサ基板 20 のデータライン 23 の時定数により、立ち下がりが遅れることとなる。

積分アンプ 33 の出力が入力されるローパスフィルタ 34 の出力は、時間 t_2 より、積分アンプ 33 の出力値に向かって時定数を持って下降していく。この下降は、最終的に値 W_1 になる。

ローパスフィルタ 34 の出力が入力される増幅アンプ 35 の出力は、積分アンプの出力値 $\times G$ （ゲイン）に向かって下降していく。この下降は最終的に値 $W_1 \times G$ になり、この値を時間 t_3 でサンプルホールドする。このサンプルホールドされた値が TFT7 の寄生容量及び、補助容量からのフィードスルー信号成分である。

次に、時間 t_4 で積分アンプ 33 のリセットスイッチ 30 がオフから

オンされると、アンプ 33 の帰還容量 39 がショートされ、積分アンプ 33 の出力は、基準電圧 (V_{ref}) になる。この為、ローパスフィルタ 34 および増幅アンプ 35 の出力も V_{ref} になる。

続いて、時間 t_5 で基準電圧 32 の電圧が V_{ref} より、 V_1 に駆動されると、それに伴い T F T ドレインの電圧、積分アンプ 33 の出力、ローパスフィルタ 34 の出力、増幅アンプの出力も V_1 になる。

(2) 区間 1 の時間 $t_6 \sim t_7$

時間 t_6 でゲート駆動信号がオフされると、T F T 7 の主にゲートとソース S との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、積分アンプ 33 の帰還容量 39 に流れ込むが、積分アンプ 33 はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、T F T 7 の主に、ゲートとドレイン D との間の寄生容量によるフィードスルー現象により、電荷 (電子) が、補助容量 17 に流れ込み T F T ドレイン電圧は、 W_2 だけ下降する。この時、補助容量 17 は電圧 $V_1 + W_2$ により電荷が充電されている。

次いで、時間 t_7 で基準電圧 32 の電圧が V_1 より、 V_{ref} に駆動されると、それに伴い T F T ドレインの電圧、積分アンプ 33 の出力、ローパスフィルタ 34 の出力、増幅アンプ 35 の出力も V_{ref} になる。

この時、T F T 7 に光が照射されると、光電流により、補助容量 17 の電荷は、T F T 7 のソース側に流れ、それに伴って T F T ドレイン電圧は上昇する (区間 1 の $t_6 \sim$ 区間 2 の t_2)。また、光が照射されない T F T 7 では、光電流が発生しないため、補助容量の 17 の電荷は保持され、T F T ドレイン電圧も変化しない。

(3) 区間 2 の時間 $t_1 \sim t_5$

区間 2 の時間 t_1 で積分アンプ 33 のリセットスイッチ 30 がオンからオフされ、積分アンプ 33 のリセットが解除される。次の時間 t_2 でゲート駆動信号がオンされ、TFT 7 がオンすると、ゲートからドレイン D とソース S へ電荷が漏れ込むフィードスルー現象が生じ、漏れ込んできた電荷（正孔）により、積分アンプ 33 の出力は下降する。このとき、区間 1 の時間 t_5 および t_6 で、補助容量 17 に注入された電荷（電子）もソース S 側へ流れ、積分アンプ 33 の出力は上昇する。この時の電荷量は、TFT への光の照射の状況により異なる。

図 10 においては、完全に光が当たる TFT（画素）と当たらない TFT の場合を示している。この電荷量の違いにより、光が当たっていた TFT の積分アンプの出力と、光が当たっていない TFT の積分アンプの出力には $W_4(t_3)$ の差が出る。この下降は、増幅アンプ出力で最終的に値 $W_3 \times G$ になり、この値を時間 t_3 でサンプルホールドする。このサンプルホールドされた値が、光が照射された画素と、照射されていない画素の検出値の差となる。

続いて、時間 t_4 で積分アンプ 33 のリセットスイッチ 30 がオフからオンされると、アンプ 33 の帰還容量 39 がショートされ、積分アンプ 33 の出力は、基準電圧 (V_{ref}) になる。この為、ローパスフィルタ 34 および増幅アンプ 35 の出力も V_{ref} になる。

次に、時間 t_5 で基準電圧 32 の電圧が V_{ref} より、 V_1 に駆動されると、それに伴い TFT ドレインの電圧、積分アンプ 33 の出力、ローパスフィルタ 34 の出力、増幅アンプ 35 の出力も V_1 になる。

(4) 区間 2 の時間 $t_6 \sim t_7$

時間 t_6 でゲート駆動信号がオフされると、TFT 7 の主にゲートと

ソースSとの間の寄生容量によるフィードスルー現象により、電荷（電子）が、積分アンプ33の帰還容量39に流れ込むが、積分アンプ33はリセット状態のため、流れ込んで来た電荷は消滅する。これに対して、TF T 7の主にゲートとドレインDとの間の寄生容量によるフィードスルー現象により、電荷（電子）が、補助容量17に流れ込みTF Tドレイン電圧は、 W_2 だけ下降する。この時、補助容量17は電圧 $V_1 + W_2$ により電荷が充電されている。

時間 t_7 で基準電圧32の電圧が V_1 より、 V_{ref} に駆動されると、それに伴いTF Tドレインの電圧、積分アンプ33の出力、ローパスフィルタ34の出力、増幅アンプ35の出力も V_{ref} になる。

この時、TF T 7に光が照射されると、光電流により、補助容量17の電荷は、TF T 7のソース側に流れ、それに伴ってTF Tドレイン電圧は上昇する（区間1の t_6 ～区間2の t_2 ）。また、光が照射されないTF T 7では、光電流が発生しないため、補助容量の17の電荷は保持され、TF Tドレイン電圧も変化しない。

以上のように区間1から区間2の動作を1回行うことにより区間2の時間 t_3 において光電変換量を1回検出することが出来る。また、区間1から区間2の動作を繰り返すことにより、上記検出動作が繰り返され、区間1, 2の時間 t_3 において、光電変換量を連続して検出する事が出来る。

本実施の形態では、図10に示すように、時間 t_5 で積分アンプ基準電圧32をローレベルにし、時間 t_7 でハイレベルにすることにより、補助容量17に電荷を充電しているが、図11に示すように、時間 t_5 で積分アンプ基準電圧をハイレベルにし、時間 t_7 でローレベルにする

ような逆方向の駆動を行っても補助容量 17 に電荷を充電することができる。但し、この場合、時間 t_6 でのゲート信号のオフによるフィードスルー信号成分と逆の電荷の充電となり、補助容量 17 に充電される電荷量は、図 10 に示す場合に比べて小さくなる。

また、本実施の形態では、図 7 に示すブロック図において、基準電圧 32 を、2 値の電圧で駆動するようにしているが、図 12 に示すブロック図のように、基準電圧を一定の電圧とし、スイッチ 41 により、基準電圧 32 と、充電電圧 42 とを切り替えるようにしても同様の機能が得られる。

〔実施の形態 4〕

本発明のさらに他の実施形態について以下に説明する。なお、説明の便宜上、前記実施の形態にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。また、図 1、図 5 及び図 6 で示した構成は本実施の形態でも同じである。また、以下の説明では、実施の形態 1 の方法を用いて、補助容量 17 へ充電を行う場合を示しているが、実施の形態 2 及び 3 の方法を用いて、補助容量 17 へ充電を行っても同様である。

本実施の形態では、前記実施の形態 1 で用いた図 1 のブロック図で示されるフォトセンサ（マトリクス状（または、1 次元）に配列された複数のセンサ画素を有する光電変換装置）に照射する光をオン・オフ制御する点について説明する。なお、その他の構成は、図 1 と同じである。また、実施の形態 2 及び 3 の方法を用いる場合には、図 7 及び図 12 で示されるフォトセンサに照射する光をオン・オフ制御する点以外は、図 7 及び図 12 の構成と同じである。

図13は、図5に示す2次元イメージセンサにおける1データラインを示したものである。この図において、データライン23に接続されている画素(TFT7)の数は、数百～数千である。本実施の形態では、これらの画素を、前記実施の形態1の図2に示すようなタイミングにて、充電及び光電変換量の検出を行うようになっている。

すなわち、図13において、数百～数千の画素を、駆動IC19にて順にスキャンしていく、ゲートライン22の内、オンされているゲートライン22に接続されているTFT7の補助容量17の電荷(読み出し電荷27)が読み出される光電変換量としての電荷である。これ以外のTFT7は、オフのゲートライン22に接続されているため、オフ状態であるが、光が照射されているため、微小な光電流43が補助容量17から、データライン23に流れ出している。

これらの光電流43による電荷は、図2の時間t1からt3の間、図1の積分アンプ33の帰還容量39に蓄積される。この帰還容量39に蓄積される電荷は、画素毎の光電流43は微小であるが、光電流43を流す画素の数が数百～数千と多いため、読み出し電荷27対して誤差(クロストーク)となる。

この誤差(クロストーク)となる光電流43を防ぐため、図14及び図15に示すタイミングで駆動を行う。図14、図15では、区間をフレームと称し、1フレーム(データライン方向の画素数を512としている)を、512ラインとしている。

図14に示すタイミングによる駆動では、読み出し電荷を読み出す間の時間t1からt4の間、光の照射を停止している、こうする事により読み出し電荷27以外の光電流43は止まり、電荷の流出を防ぐことが

でき、誤差(クロストーク)を防ぐことができる。

また、図15に示すタイミングによる駆動では、1フレームのスキャン期間中、光の照射を停止している。こうする事でも読み出し電荷27以外の光電流43による電荷の流出を防ぐことができ、誤差を防ぐことができる。

〔実施の形態5〕

本発明の他の実施形態について以下に説明する。なお、説明の便宜上、前記実施の形態にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。また、図1、図5及び図6で示した構成は本実施形態でも同じである。また、以下の説明では、実施の形態1の方法を用いて、補助容量17へ充電を行う場合を示しているが、実施の形態2及び3の方法を用いて、補助容量17へ充電を行っても同様である。

本実施の形態では、図1に示すフォトセンサにおいて、赤色光、緑色光、青色光を順に照射することで、カラーの原稿を読み取る場合について説明する。つまり、赤色光、緑色光、青色光を順に照射する点以外は、前記の実施の形態1で示した図1に示したフォトセンサと同じであり、また、実施の形態2及び3の方法を用いる場合には、図7及び図12に示すフォトセンサと同じである。

図1に示すフォトセンサにおいて、図16に示すようなタイミングで、赤色光、緑色光、青色光の照射を行い、その光に対応したそれぞれの画素データを取得する。この赤色光、緑色光、青色光に対応したデータを合成する事によりカラー画像を得ることができる。また、図16のタイミングを連続して行うことにより、連続したカラー画像を取得すること

が出来る。

上記の各実施の形態では、一つのTFTによって、画素選択機能とフォトセンサ機能とを持たせた光電変換装置の例について説明したが、本願発明は、これに限定されるものではなく、画素選択機能とフォトセンサ機能とを別々のTFTで実現する場合においても適用可能である。つまり、2つのTFTを用いる場合であっても、前記の実施の形態1ないし5で示した駆動方法が全て適用可能である。

例えば図17に示すように、フォトセンサ機能を実現するフォトTFTと、画素選択機能を実現するスイッチングTFTとを設け、このフォトTFTを前記の各実施の形態で示したTFT7と同様に機能させればよい。なお、スイッチングTFTの上部には、該スイッチングTFTを覆う遮光板が設けられており、余分な光電流の発生を防止するようになっている。

図17に示す光電変換装置は、図18に示すタイミングチャートに基づいて検出動作を行う。図18のタイミングチャートは、図2に示すタイミングチャートの「TFTドレインの電圧」を「フォトTFTドレインの電圧」に置き換えただけであり、そのタイミングは全く同じである。

したがって、図1に示す光電変換装置のみならず、図7に示す光電変換装置にも適用できる。この場合においても、図8～図11に示すタイミングチャートの「TFTドレインの電圧」を「フォトTFTドレインの電圧」に置き換えただけであり、そのタイミングは全く同じである。

また、本願発明は、図12に示す光電変換装置にも適用できることは言うまでもなく、さらに、実施の形態4、5に開示した光電変換装置にも適用できる。

以上のように、本発明の光電変換装置では、フォトセンサ自体にフォトセンサ機能と選択機能とを持たせること、および、補助容量17に充電された所定の電荷より、光電流を所定の時間蓄積した電荷を差分することに得られる電荷量を、光電変換量とすることを特徴としている。

これにより、フォトセンサ部を小さくし、画素を高密度化させることができ、且つ構造が簡単なフォトセンサを実現できる。しかも、ダイナミックレンジの大きな光電変換装置を得ることができるという効果を奏する。

また、本発明の光電変換装置においては、所定の電荷を補助容量17に充電する方法としてTFT7のゲート駆動信号を利用することを特徴とすることもできる。これにより、複雑なフォトセンサの構造を必要とせず、単純なタイミングで駆動することの出来るフォトセンサを実現出来るという効果を併せて奏することができる。

また、本発明の光電変換装置においては、所定の電荷を補助容量17に充電する方法としてCS電極駆動電圧40を利用することを特徴とすることもできる。これにより、複雑な構造を必要とせず、単純なタイミングで駆動することができ、且つダイナミックレンジの大きなフォトセンサを実現出来るという効果を併せて奏することができる。

また、本発明の光電変換装置においては、所定の電荷を補助容量17に充電する方法としてデータライン23に接続している外部回路を利用することを特徴とすることもできる。これにより、複雑な構造を必要とせず、単純なタイミングで駆動することができ、且つダイナミックレンジの大きなフォトセンサを実現出来るという効果を併せて奏することができる。

また、本発明の光電変換装置においては、補助容量17に残る電荷を検出IC25で検出する間、光の照射を停止することを特徴とすることもできる。これにより、TFT7への光の照射時間を殆ど減らすことなく、データライン23方向のクロストークを防止出来るという効果を併せて奏することができる。

また、本発明の光電変換装置においては、補助容量17に残る電荷を検出IC25で検出する1フレーム期間の間、光の照射を停止することを特徴とすることもできる。これにより、バックライトユニット18への簡単な駆動タイミングで、データライン23方向のクロストークを防止出来るという効果を併せて奏することができる。

また、本発明の光電変換装置においては、赤色光、緑色光、青色光の照射を行い、その光に対応したそれぞれの画素データを取得することを特徴とすることもできる。この赤色光、緑色光、青色光に対応したデータを合成する事によりカラー画像を取得出来るフォトセンサを実現出来るという効果を併せて奏することができる。

本発明の光電変換装置は、上述した2次元イメージセンサの他に、1次元イメージセンサにも適用可能である。

また、本発明は、PDA (Personal Digital Assistants) にも適用することができる。この場合、PDAの表示画面とは反対側の面に本発明の2次元イメージセンサを設けることで、原稿をそのまま取り込んだり、原稿の任意の部分を拡大表示を行ったりすることが考えられる。

本発明の他の構成としては、以下のようなものがある。

すなわち、本発明の光電変換装置は、複数の光電変換素子から成る光電変換装置において、該光電変換素子はゲート電極、ソース電極、ドレ

イン電極、ゲート絶縁膜、感光性半導体層を少なくとも有する薄膜トランジスタと、薄膜トランジスタのドレイン電極に接続された補助容量と、ソース電極に接続された光電変換量検出手段から成り、かつ該薄膜トランジスタを導通状態にして所定の電荷を補助容量に充電し、充電後に光を照射しながら薄膜トランジスタを所定時間非導通状態にし、所定時間後に薄膜トランジスタを導通状態にする事により、該光電変換量検出手段で光電変換量を検出する事を特徴とする。

また、本発明の光電変換装置は、複数の光電変換素子から成る光電変換装置において、該光電変換素子はゲート電極、ソース電極、ドレイン電極、ゲート絶縁膜、感光性半導体層を少なくとも有する薄膜トランジスタと、薄膜トランジスタのドレイン電極に接続された補助容量と、ソース電極側に接続された光電変換量検出手段から成り、かつ該薄膜トランジスタを導通状態にして該光電変換量検出手段で光電変換量を検出し、検出後に所定の電荷を補助容量に充電し、充電後に光を照射しながら薄膜トランジスタを所定時間非導通状態にする。所定時間後に前記薄膜トランジスタの前記導通時の動作、非導通の動作を順次繰り返す事により連続した光電変化量の検出を行う事を特徴とする。

前記補助容量に所定の電荷を充電する方法が、ゲート電極駆動電圧による電荷の注入を利用した事を特徴とする。

前記補助容量に所定の電荷を充電する方法が、補助容量の薄膜トランジスタドレイン側とは反対側の電極の電圧を変化させる事による補助容量への電荷の注入を利用した事を特徴とする。

薄膜トランジスタのソース電極に接続した外部回路より所定の電圧を印加することによって前記補助容量に所定の電荷を充電する事を特徴と

する。

前記薄膜トランジスタが非導通状態時に、光の照射によって薄膜トランジスタのソース電極より放出される電荷を、外部回路で消去する事を特徴とする。

前記薄膜トランジスタを導通状態にし、該光電変換量検出手段で光電変換量を検出する間、薄膜トランジスタへの光の照射を停止する事を特徴とする。

赤色光、緑色光、青色光を順に照射し、それぞれの光に応じた光電変換量を検出し、その検出された光電変換量により、カラー画像を得ることを特徴とする。

本発明の2次元イメージセンサは、複数のデータ線と、複数の走査線と、該データ線及び走査線の交点に設けられた感光性の半導体層を有する薄膜トランジスタと、該薄膜トランジスタに接続された蓄積容量と、前記データ線に接続された信号検出回路と、前記走査線に走査信号を供給する走査線駆動回路と、前記補助容量に所定の電荷を充電する補助容量充電手段と、上記データ線を所定電位に保持するデータ線駆動手段を備えることを特徴とする。

前記補助容量充電手段により全ての前記補助容量を充電した後、所定時間後に前記走査線駆動回路により前記薄膜トランジスタを順次導通状態として、前記データ線を介して前記補助容量から前記信号検出回路に入力される電荷量を検出することを特徴とする。

複数のデータ線と、複数の走査線と、該データ線及び走査線の交点に設けられた感光性の半導体層を有する薄膜トランジスタと、該薄膜トランジスタに接続された蓄積容量が透明基板上に形成されたことを特徴と

する。

上記透明基板の上記薄膜トランジスタが形成される側の表面に透明な保護層を有することを特徴とする。

上記透明基板の上記薄膜トランジスタが形成される面とは反対側の面にバックライトを備えることを特徴とする。

バックライトと該バックライト制御手段を備え、前記補助容量充電手段により全ての前記補助容量を充電した後、バックライトを一定時間点灯し、バックライト消去後に前記走査線駆動回路により前記薄膜トランジスタを順次導通状態として、前記データ線を介して前記補助容量から前記信号検出回路に入力される電荷量を検出することを特徴とする。

以上のように、本発明の光電変換方法は、感光性半導体層を有する薄膜トランジスタからなる光電変換素子の光電変換量を検出する光電変換量検出方法であって、上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電し、上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射し、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出する構成である。

これにより、補助容量に、予め所定量の電荷を充填しておけば、光照射によって該補助容量から電荷が放電されることで、補助容量に残った電荷から光電変換量が分かる。

このように補助容量に残った電荷を検出することにより、光電変換量を検出することにより、光照射時に生じた光電流そのものを検出する場合に比べて、回路の構造を簡素にすることができる。

このように、フォトセンサを構成する画素構造を簡素化することで、

フォトセンサ自体を小さくすることが可能となり、この結果、高解像度化が可能となる。しかも、フォトセンサの画素構造が簡素化されることで、該フォトセンサを用いた光電変換装置の製造プロセスの簡略化も図ることが可能となるという効果を奏する。

上記補助容量に電荷を所定量充電する前に、該補助容量内の全ての電荷を開放するようにしてもよい。

この場合、補助容量の電荷を全て開放した後で、所定量の電荷を充電することになるので、予め充電する電荷の量の管理が容易になる。この結果、所定量の電荷が充電された後、光照射により電荷が放電されれば、補助容量に残存する電荷は正確な光電変換量を示すことになるので、光電変換量の検出精度を向上させることができる。

また、補助容量に電荷を所定量充電する前、すなわち光電変換量検出の前に、該補助容量に蓄積された電荷を開放するようになっているので、前回の検出情報に関する電荷が残らないようになる。このため、繰り返し検出動作を行っても、適切な光電変換量を検出することが可能となる。つまり、繰り返しの検出動作を行うことが可能になるという効果を奏する。

上記補助容量への所定量の電荷の充電方法としては、以下に示すような方法を用いることができる。

すなわち、上記補助容量への所定量の電荷の充電は、上記薄膜トランジスタのゲート電極を駆動するゲート電極駆動電圧を用いてもよい。

この場合、補助容量への電荷の充電を行うために別部材を設ける必要がないので、フォトセンサを構成する画素の構造を簡素なものにすることができるといふ効果を奏する。

また、上記補助容量への所定量の電荷の充電は、該補助容量を構成する電極のうち上記薄膜トランジスタのドレイン電極に接続された電極とは反対側の電極に電圧を印加することにより行うようにしてもよい。

この場合、補助容量に直接接続された電極に電圧が印加されることで、電荷が充電されるようになっているので、該補助容量への電荷の充填量の調整が行い易くなる。これにより、光電変換により蓄積された電荷量を正確に検出することができるようになるので、光電変換量の検出精度の向上を図ることが可能となるという効果を奏する。

上記補助容量への所定量の電荷の充電は、上記の方法以外に、上記薄膜トランジスタのソース電極に電圧を印加することにより行うようにしてもよい。

また、上記薄膜トランジスタが非導通状態時に、光の照射によって該薄膜トランジスタのソース電極より放出される電荷を、消去するようにしてもよい。

この場合、薄膜トランジスタが非導通状態時における電荷を検出する虞がなくなるので、光電変換量の誤検出を無くすことができるという効果を奏する。

さらに、上記光電変換素子の光電変換量を検出する間、上記薄膜トランジスタへの光の照射を停止するようにしてもよい。

この場合、光電変換素子の光電変換量を検出する間、薄膜トランジスタへの光の照射による光電流が生じないので、光電変換量の誤検出を無くすことができる。つまり、薄膜トランジスタのソース電極方向、すなわちデータライン方向のクロストークを防止することができるという効果を奏する。

本発明の光電変換装置は、以上のように、感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に接続された補助容量とを有する光電変換素子と、上記薄膜トランジスタのソース電極に接続され、上記光電変換素子による光電変換量を検出する光電変換量検出手段とを備え、上記補助容量には、所定量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、上記光電変換量検出手段は、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出する構成である。

これにより、補助容量に、予め所定量の電荷を充填しておけば、光照射によって該補助容量から電荷が放電されることで、補助容量に残った電荷から光電変換量が分かる。

このように補助容量に残った電荷を検出することにより、光電変換量を検出することにより、光照射時に生じた光電流そのものを検出する場合に比べて、回路の構造を簡素にすることができる。

このように、フォトセンサを構成する画素構造を簡素化することで、フォトセンサ自体を小さくすることが可能となり、この結果、高解像度化が可能となる。しかも、フォトセンサの画素構造が簡素化されることで、該フォトセンサを用いた光電変換装置の製造プロセスの簡略化も図ることが可能となるという効果を奏する。

上記光電変換量検出手段は、補助容量から転送される電荷を増幅する増幅回路を備えていてもよい。

この場合、補助容量に残った電荷の量が少なくても、電荷を増幅することができるので、光電変換量を正確に検出することができるという効

果を奏する。

。本発明の画像入力方法は、以上のように、感光性半導体層を有する薄膜トランジスタを含む光電変換素子によって変換された原稿画像からの反射光による光電流を、画像情報として入力する画像入力方法であって、上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電し、上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射し、上記感光性半導体層に光を所定時間照射した後に、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出し、この検出結果を画像情報として入力する構成である。

これにより、補助容量には、予め所定量の電荷を充填した後、さらに、光照射による電荷が放電されることになるので、最終的に補助容量の電荷量を求めれば、蓄積された電荷量（光電変換量）を検出することができる。

このように検出された電荷量を、光電変換量とすれば、光電流を適切に検出することが可能となるので、この光電変換量を画像情報とすれば、正確な画像情報を入力することができるという効果を奏する。

また、本発明の画像入力装置は、以上のように、上記構成の光電変換装置を、原稿画像に対応して複数個配置され、各光電変換装置によって検出された光電変換素子の光電変換量を原稿画像の入力画像情報として出力する画像情報出力手段が設けられている構成である。

この場合、上記構成の光電変換装置を用いることで、解像度の高い画像入力装置を実現することができるので、画像情報出力手段は、高精細な入力画像情報を出力することができる。

また、原稿画像に、赤色光、緑色光、青色光をそれぞれ照射する光照射手段を備え、上記画像情報出力手段は、光照射手段による各色の照射光に応じて検出された光電変換素子の光電変換量から入力画像情報をカラー画像として出力するようにしてもよい。

この場合、高精細なカラー画像を得ることができるという効果を奏する。

上記画像入力装置において、光電変換装置は1次元に配置してもよいし、2次元に配置してもよい。

光電変換装置を1次元に配置した場合、家庭用のファクシミリ装置に用いられているようなハンディスキャナ等の携帯型の画像入力装置に好適に用いることができるという効果を奏する。

また、光電変換装置を2次元に配置した場合、フラットヘッドスキャナ等に好適に用いられる。この場合、原稿画像の全体を一度に読み込むことが可能となる効果を奏する。

上記構成の光電変換装置を用いて実現した2次元イメージセンサは、以下ようになる。

本発明の2次元イメージセンサは、以上のように、複数のデータ線と、上記データ線と交差する複数の走査線と、上記データ線及び走査線の交点にそれぞれ設けられた感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に接続され、電荷が充電される補助容量とを含む光電変換素子と、上記薄膜トランジスタのソース電極に接続され、上記薄膜トランジスタによる光電変換量を検出する光電変換量検出手段と、上記光電変換量検出手段によって検出された結果を、画像情報として出力する画像情報出力手段とを備え、上記補助容量は、所定

量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、上記光電変換量検出手段は、上記感光性半導体層への光照射完了後の上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出する構成である。

これにより、簡単な構成で2次元のイメージを読み取ることが可能となるという効果を奏する。

上記2次元イメージセンサにおいては、上記データ線、走査線、薄膜トランジスタ、補助容量が透明基板上に形成されていてもよい。

また、上記透明基板の上記薄膜トランジスタの形成面側の表面に透明な保護層が形成されていてもよい。

上記透明基板の上記薄膜トランジスタの形成面とは反対側の面に、該透明基板を介して薄膜トランジスタに光を照射する光照射手段が設けられていてもよい。

上記光照射手段の光照射を制御する光照射制御手段を備え、上記光照射制御手段は、上記補助容量に所定量の電荷が充電された後、一定時間光の照射を行うように上記光照射手段を制御し、上記光電変換量検出手段は、上記光照射手段による一定時間の光照射後に光照射を停止し、上記補助容量の電荷に基づいて、上記薄膜トランジスタによる光電変換量を検出するようにしてもよい。

上記構成の2次元イメージセンサの駆動方法であって、上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、上記走査線を駆動することで薄膜トランジスタを順次導通状態として、上記補助容量の電荷量に基づいて該薄膜トランジスタの光電変換量

を検出するようにしてもよい。

また、上記構成の2次元イメージセンサの駆動方法であって、上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、光照射手段による光照射を一定時間行った後、光照射を停止し、上記走査線を駆動することで薄膜トランジスタを順次導通状態として、上記補助容量の電荷量に基づいて該薄膜トランジスタの光電変換量を検出するようにしてもよい。

上記の何れの駆動方法においても、光電変換量を正確に検出することができるという効果を奏する。

発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求事項の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用の可能性

以上のように、本発明の光電変換装置によれば、フォトセンサ部を小さくし、画素を高密度化させることができ、且つ構造が簡単なフォトセンサを実現できる。しかも、ダイナミックレンジの大きな光電変換装置を得ることができるという効果を奏する。また、所定の電荷を補助容量に充電する方法としてTFTのゲート駆動信号を利用することを特徴とすることもできる。これにより、複雑なフォトセンサの構造を必要とせず、単純なタイミングで駆動することの出来るフォトセンサを実現出来るという効果を併せて奏することができる。本発明の光電変換装置は、

上述した 2 次元イメージセンサの他に、1 次元イメージセンサにも適用可能である。

請 求 の 範 囲

1. 感光性半導体層を有する薄膜トランジスタを含む光電変換素子の光電変換量を検出する光電変換量検出方法であって、

上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電する工程と、

上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射する工程と、

上記感光性半導体層に光を所定時間照射した後に、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出する工程とを含む光電変換量検出方法。

2. 上記補助容量に電荷を所定量充電する前に、該補助容量内の全ての電荷を開放することを特徴とする請求項1記載の光電変換量検出方法。

3. 上記補助容量への所定量の電荷の充電は、上記薄膜トランジスタのゲート電極を駆動するゲート電極駆動電圧を用いることを特徴とする請求項1記載の光電変換量検出方法。

4. 上記補助容量への所定量の電荷の充電は、該補助容量を構成する電極のうち上記薄膜トランジスタのドレイン電極に接続された電極とは反対側の電極に電圧を印加することにより行うことを特徴とする請求項1記載の光電変換量検出方法。

5. 上記補助容量への所定量の電荷の充電は、上記薄膜トランジスタのソース電極に電圧を印加することにより行うことを特徴とする請求項1記載の光電変換量検出方法。

6. 上記薄膜トランジスタが非導通状態時に、光の照射によって該薄膜トランジスタのソース電極より放出される電荷を、消去することを特徴とする請求項1記載の光電変換量検出方法。

7. 上記光電変換素子の光電変換量を検出する間、上記薄膜トランジスタへの光の照射を停止することを特徴とする請求項1記載の光電変換量検出方法。

8. 感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に接続された補助容量とを有する光電変換素子と、
上記薄膜トランジスタのソース電極に接続され、上記光電変換素子による光電変換量を検出する光電変換量検出手段とを備え、

上記補助容量は、所定量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、

上記光電変換量検出手段は、上記感光性半導体層への光照射完了後の上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出することを特徴とする光電変換装置。

9. 上記光電変換量検出手段は、補助容量から転送される電荷を増幅する増幅回路を備えていることを特徴とする請求項8記載の光電変換装置。

10. 感光性半導体層を有する薄膜トランジスタを含む光電変換素子によって変換された原稿画像からの反射光による光電流を、画像情報として入力する画像入力方法であって、

上記薄膜トランジスタのドレイン電極に接続された補助容量に電荷を所定量充電する工程と、

上記補助容量への所定量の電荷の充電完了後に、上記薄膜トランジスタを非導通状態にして上記感光性半導体層に光を所定時間照射する工程と、

上記感光性半導体層に光を所定時間照射した後に、上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出し、この検出結果を画像情報として入力することを特徴とする画像入力方法。

11. 原稿画像に対応して複数個配置された、請求項8記載の光電変換装置と、

各光電変換装置によって検出された光電変換素子の光電変換量を原稿画像の入力画像情報として出力する画像情報出力手段とを備えていることを特徴とする画像入力装置。

12. 原稿画像に、赤色光、緑色光、青色光をそれぞれ照射する光照射手段を備え、

上記画像情報出力手段は、光照射手段による各色の照射光に応じて検出された光電変換素子の光電変換量から入力画像情報をカラー画像として出力することを特徴とする請求項11に記載の画像入力装置。

13. 上記光電変換装置を1次元に配置したことを特徴とする請求項11記載の画像入力装置。

14. 上記光電変換装置を2次元に配置したことを特徴とする請求項11記載の画像入力装置。

15. 複数のデータ線と、

上記データ線と交差する複数の走査線と、

上記データ線及び走査線の交点にそれぞれ設けられた感光性半導体層を有する薄膜トランジスタと、上記薄膜トランジスタのドレイン電極に

接続され、電荷が充電される補助容量とを含む光電変換素子と、

上記薄膜トランジスタのソース電極に接続され、上記薄膜トランジスタによる光電変換量を検出する光電変換量検出手段と、

上記光電変換量検出手段によって検出された結果を、画像情報として出力する画像情報出力手段とを備え、

上記補助容量は、所定量の電荷が充電されると共に、上記薄膜トランジスタが非導通状態のときに上記感光性半導体層への光照射により電荷が放電され、

上記光電変換量検出手段は、上記感光性半導体層への光照射完了後の上記補助容量の電荷に基づいて、上記光電変換素子の光電変換量を検出することを特徴とする２次元イメージセンサ。

１６．上記データ線、走査線、薄膜トランジスタ、補助容量が透明基板上に形成されていることを特徴とする請求項１５記載の２次元イメージセンサ。

１７．上記透明基板の上記薄膜トランジスタの形成面側の表面に透明な保護層が形成されていることを特徴とする請求項１６記載の２次元イメージセンサ。

１８．上記透明基板の上記薄膜トランジスタの形成面とは反対側の面に、光照射手段が設けられ、上記薄膜トランジスタの形成面に配置した被照射物に光を照射し、該被照射物からの反射光を上記薄膜トランジスタに照射することを特徴とする請求項１６記載の２次元イメージセンサ。

１９．上記光照射手段の光照射を制御する光照射制御手段を備え、

上記光照射制御手段は、上記補助容量に所定量の電荷が充電された後、一定時間光の照射を行うように上記光照射手段を制御し、

上記光電変換量検出手段は、上記光照射手段による一定時間の光照射後に光照射を停止した状態で、上記補助容量の電荷に基づいて、上記光電変換素子による光電変換量を検出することを特徴とする請求項15記載の2次元イメージセンサ。

20. 請求項15記載の2次元イメージセンサの駆動方法であって、
上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、上記走査線を駆動することで薄膜トランジスタを順次導通状態とし、上記補助容量の電荷に基づいて上記光電変換素子による光電変換量を検出することを特徴とする2次元イメージセンサの駆動方法。

21. 請求項19記載の2次元イメージセンサの駆動方法であって、
上記の各薄膜トランジスタに接続された全ての補助容量に所定量の電荷が充電された後、上記光照射手段による光照射を一定時間行った後、光照射を停止し、上記走査線を駆動することで薄膜トランジスタを順次導通状態として、上記補助容量の電荷に基づいて上記光電変換素子による光電変換量を検出することを特徴とする2次元イメージセンサの駆動方法。

図 1

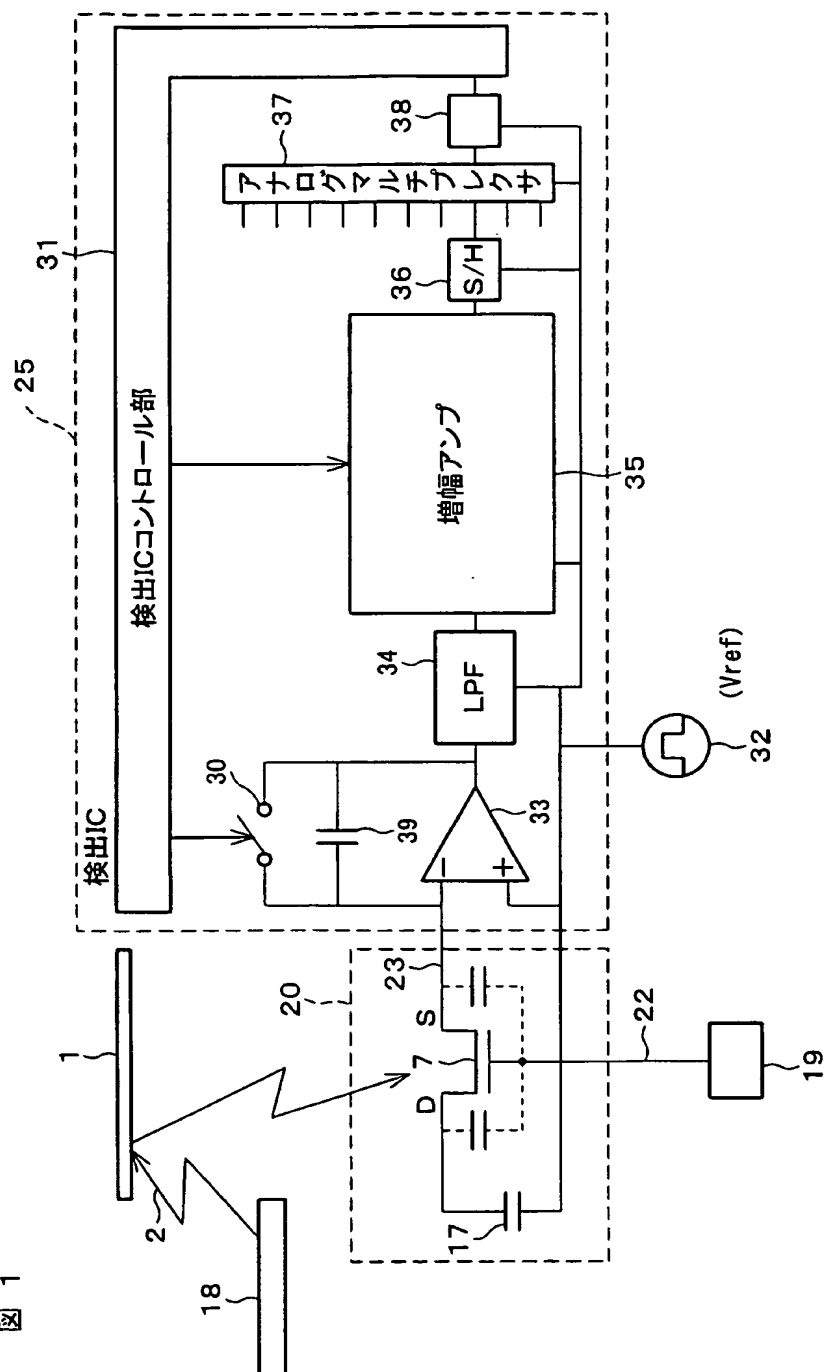
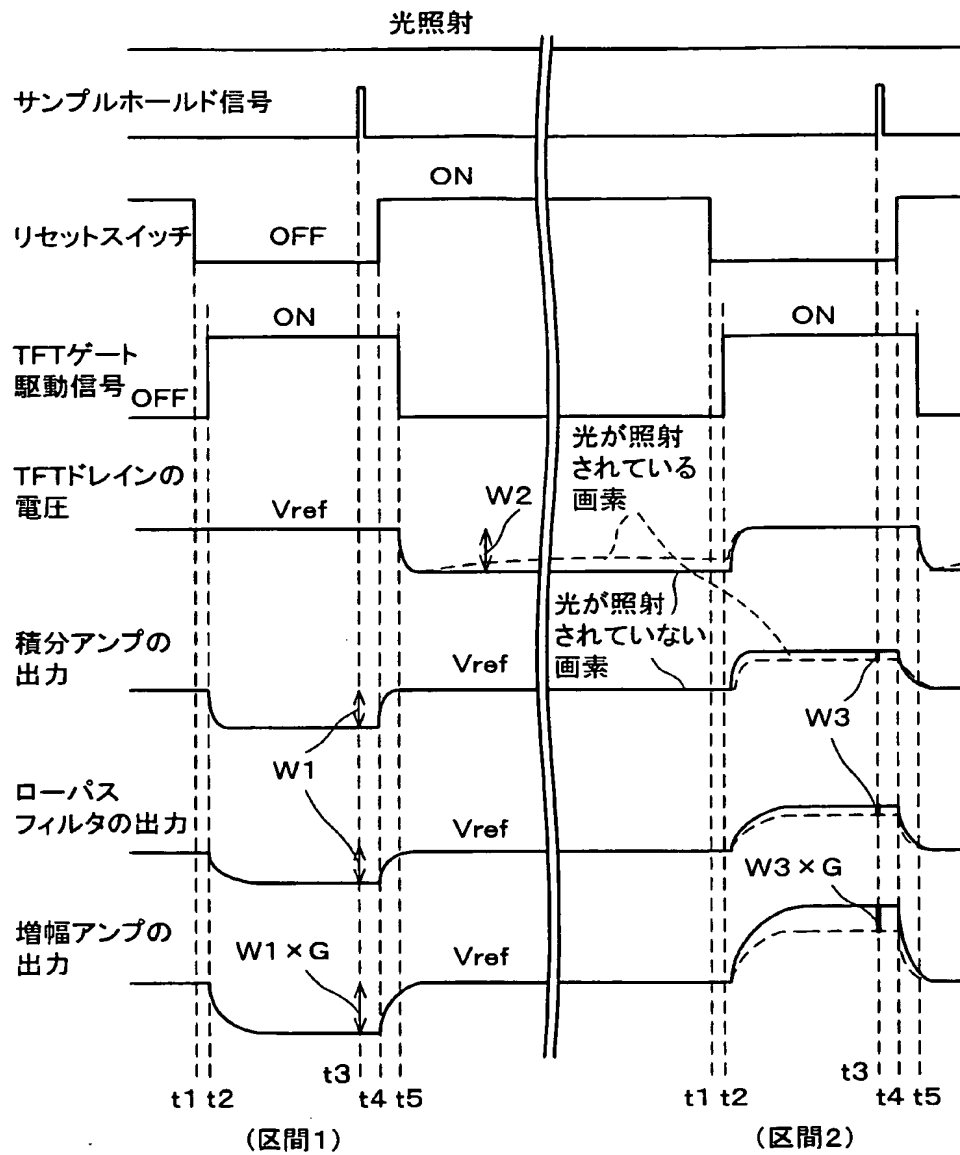
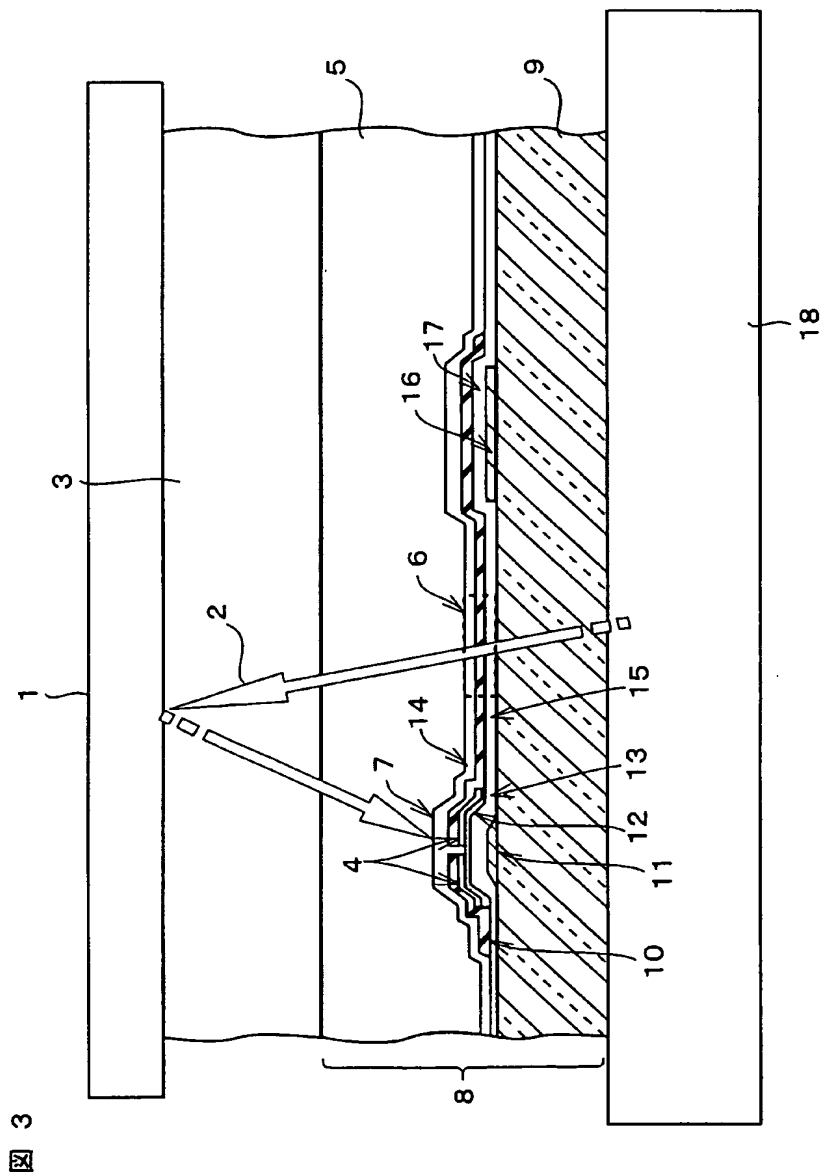
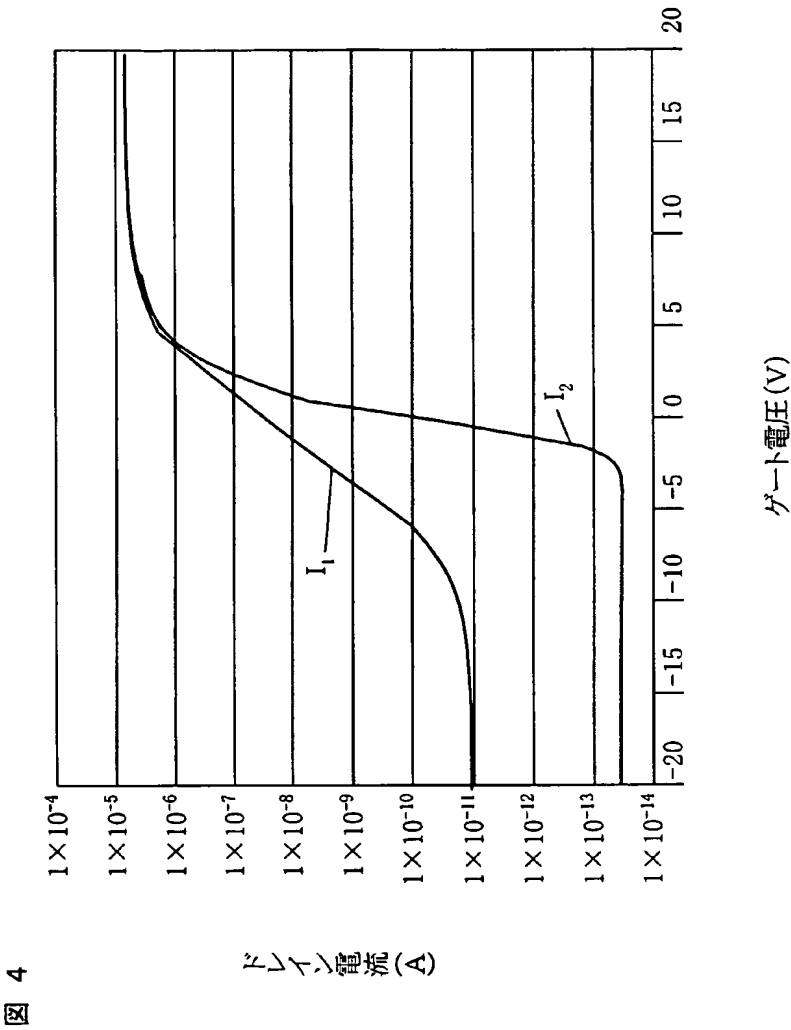


図 2







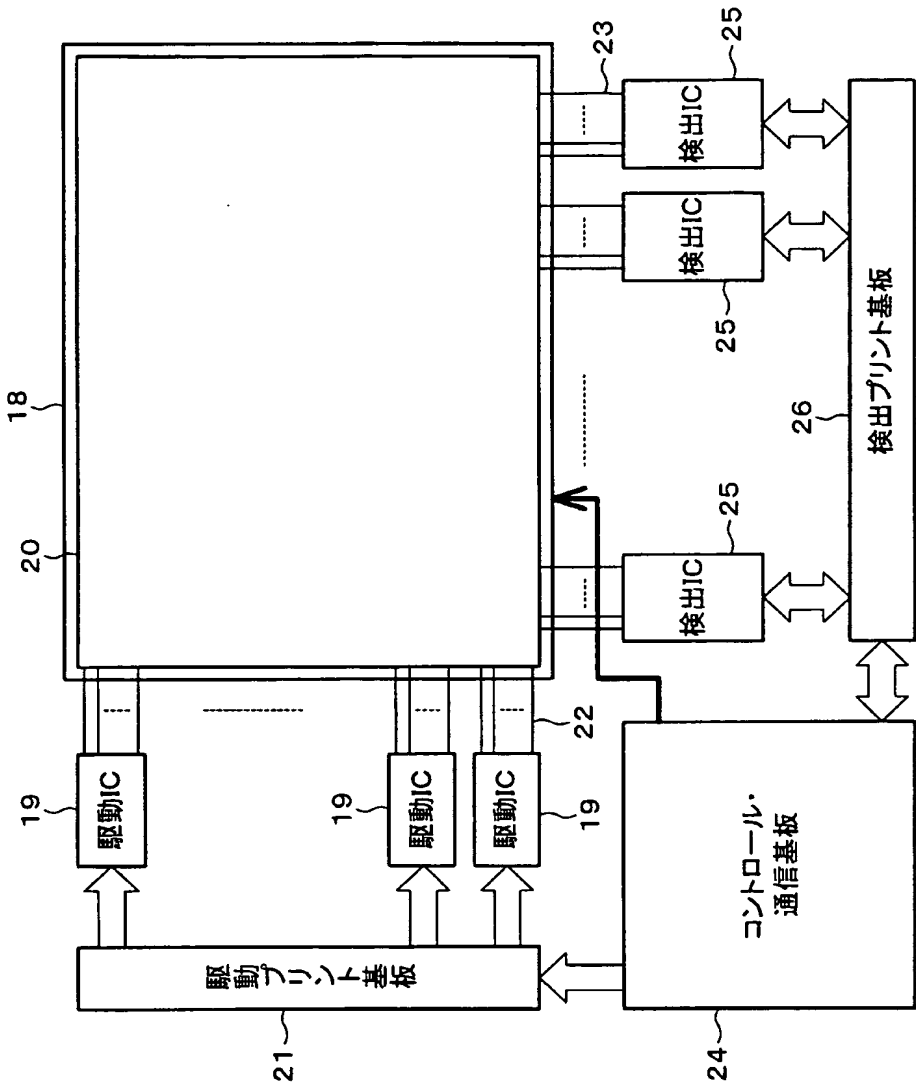
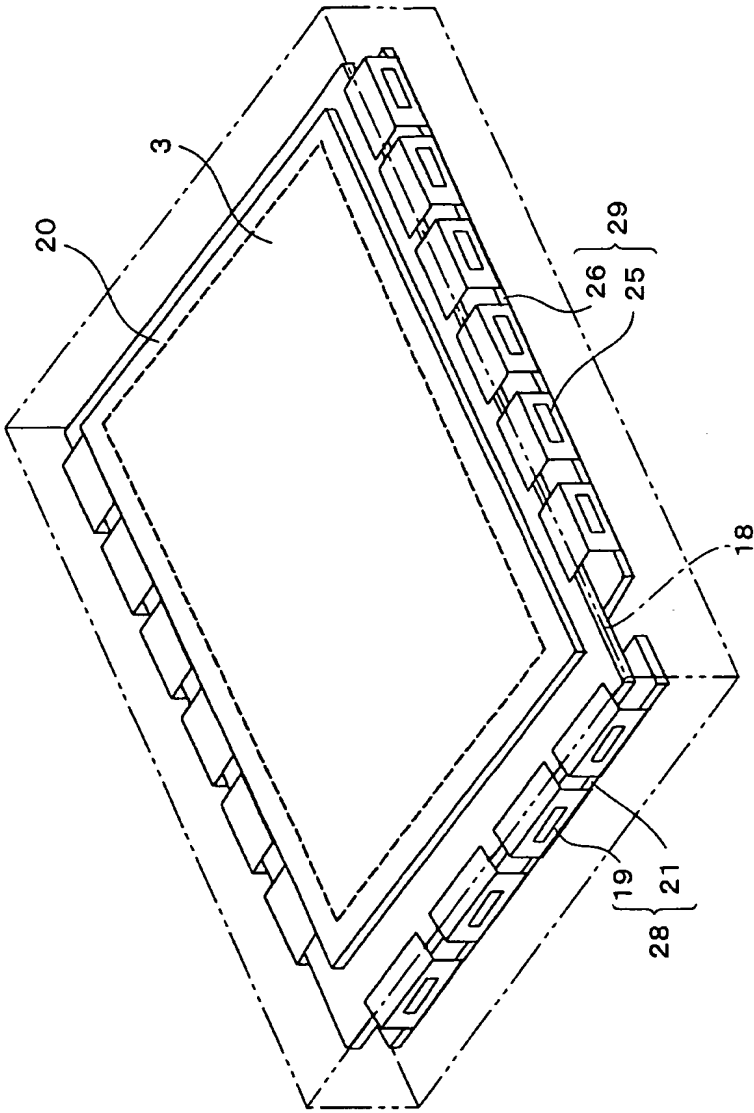


図 5

図 6



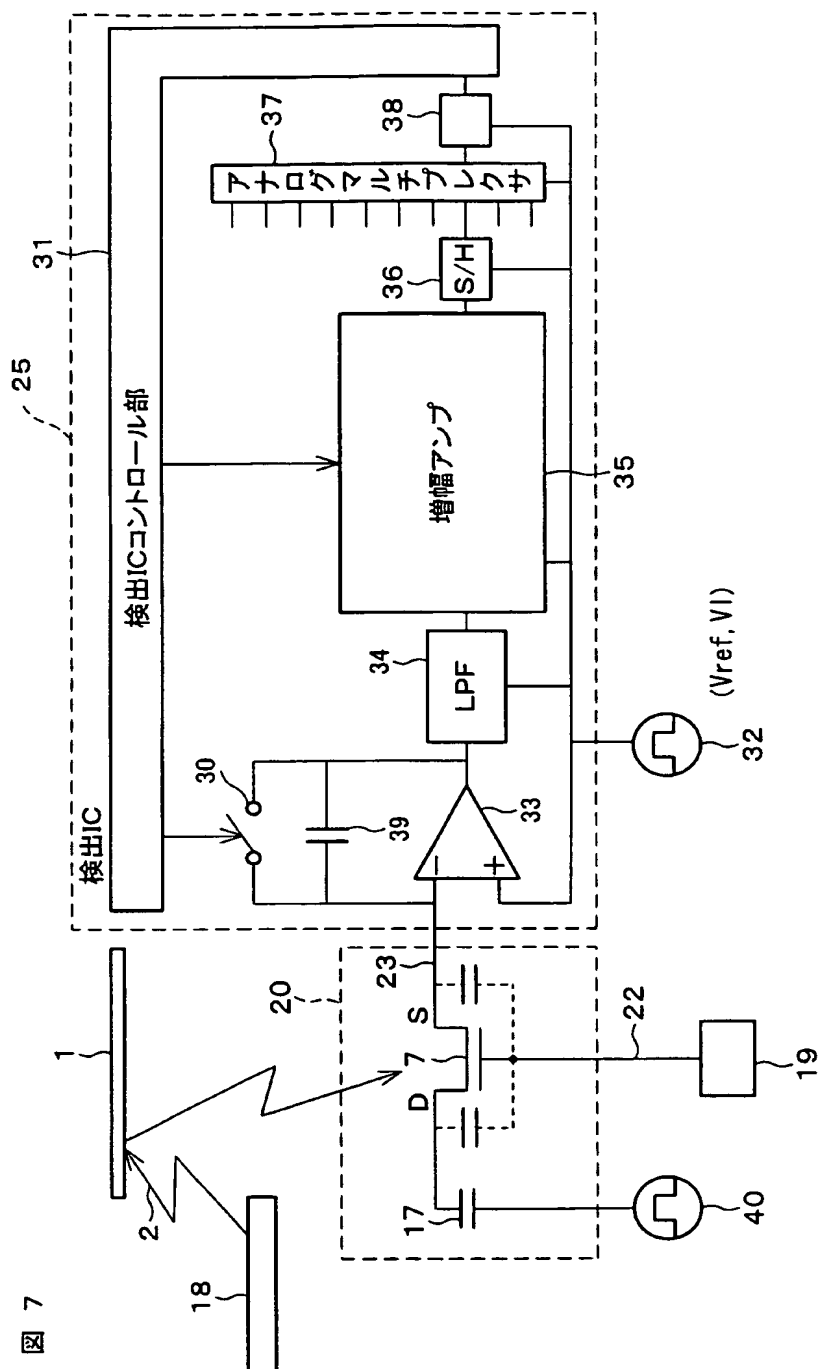


図 8

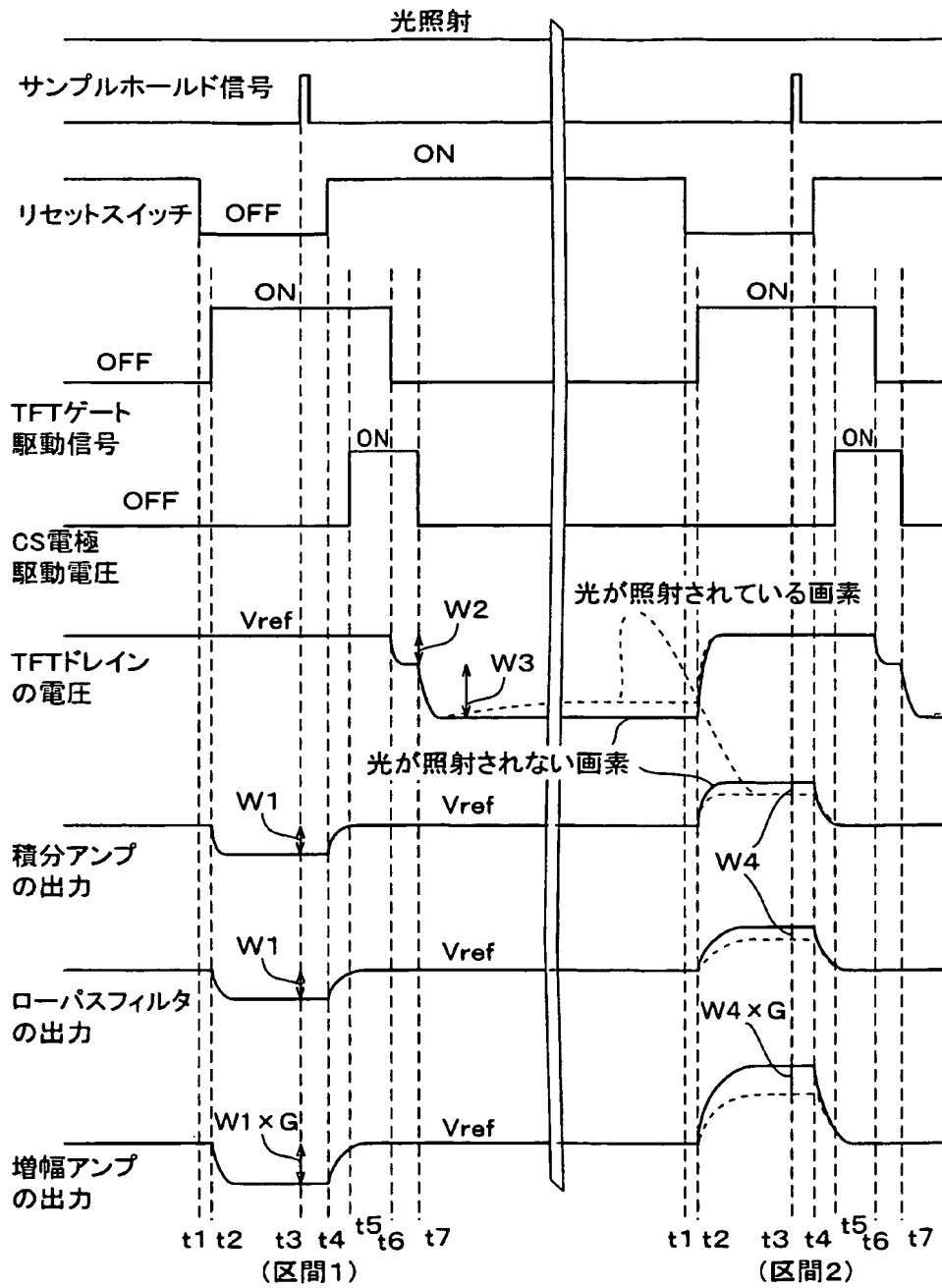


図 9

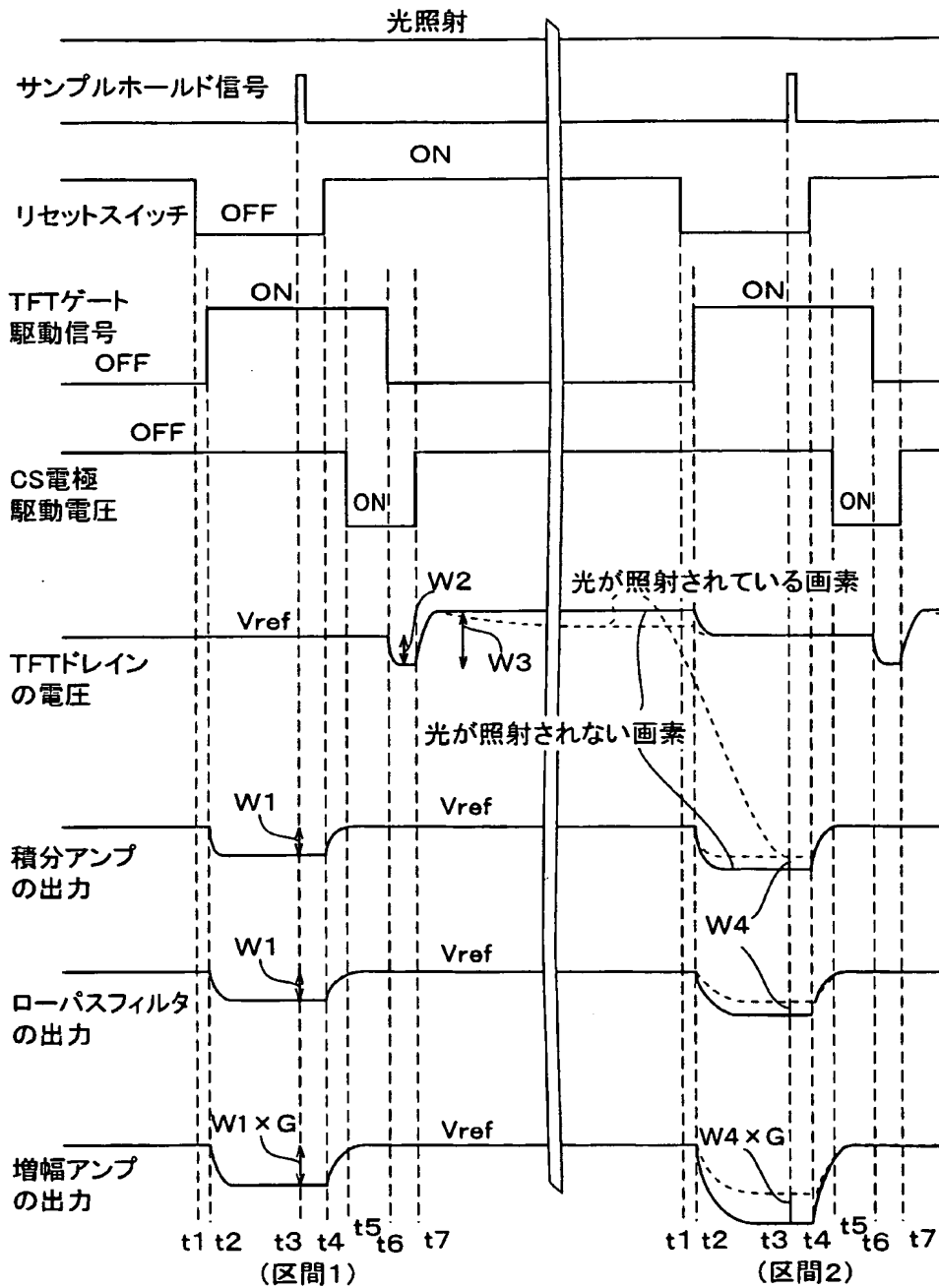


図 10

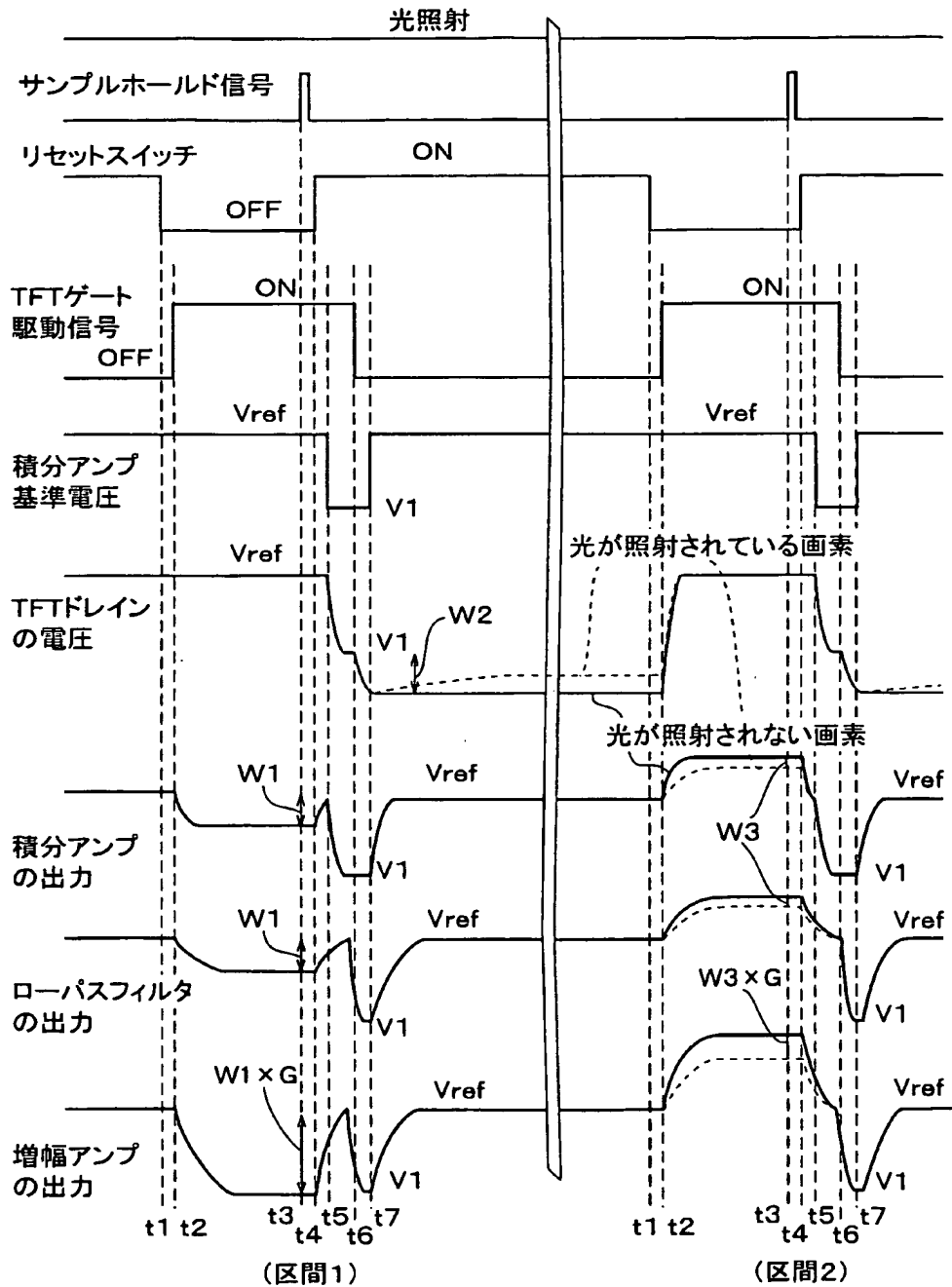
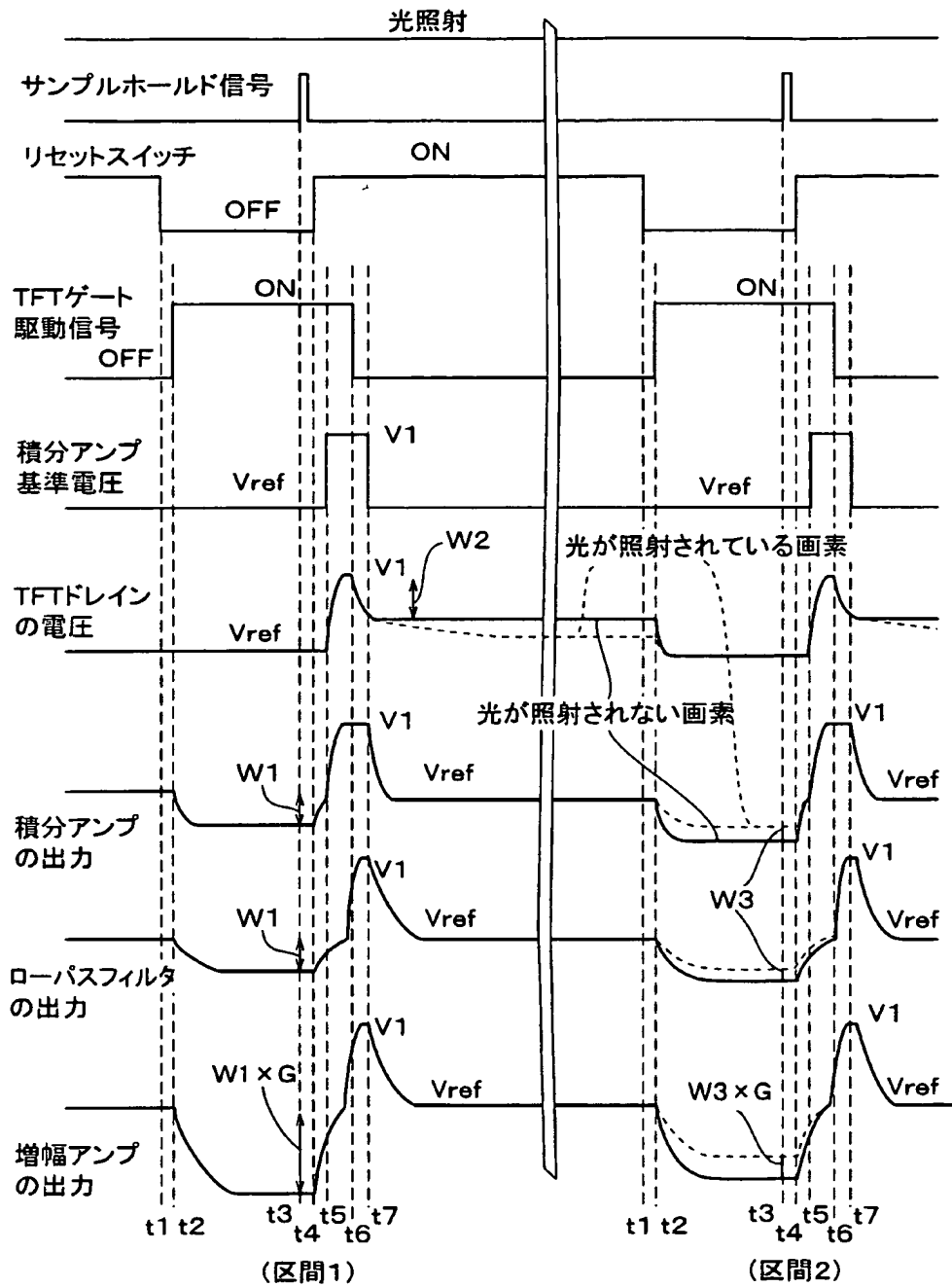


図 11



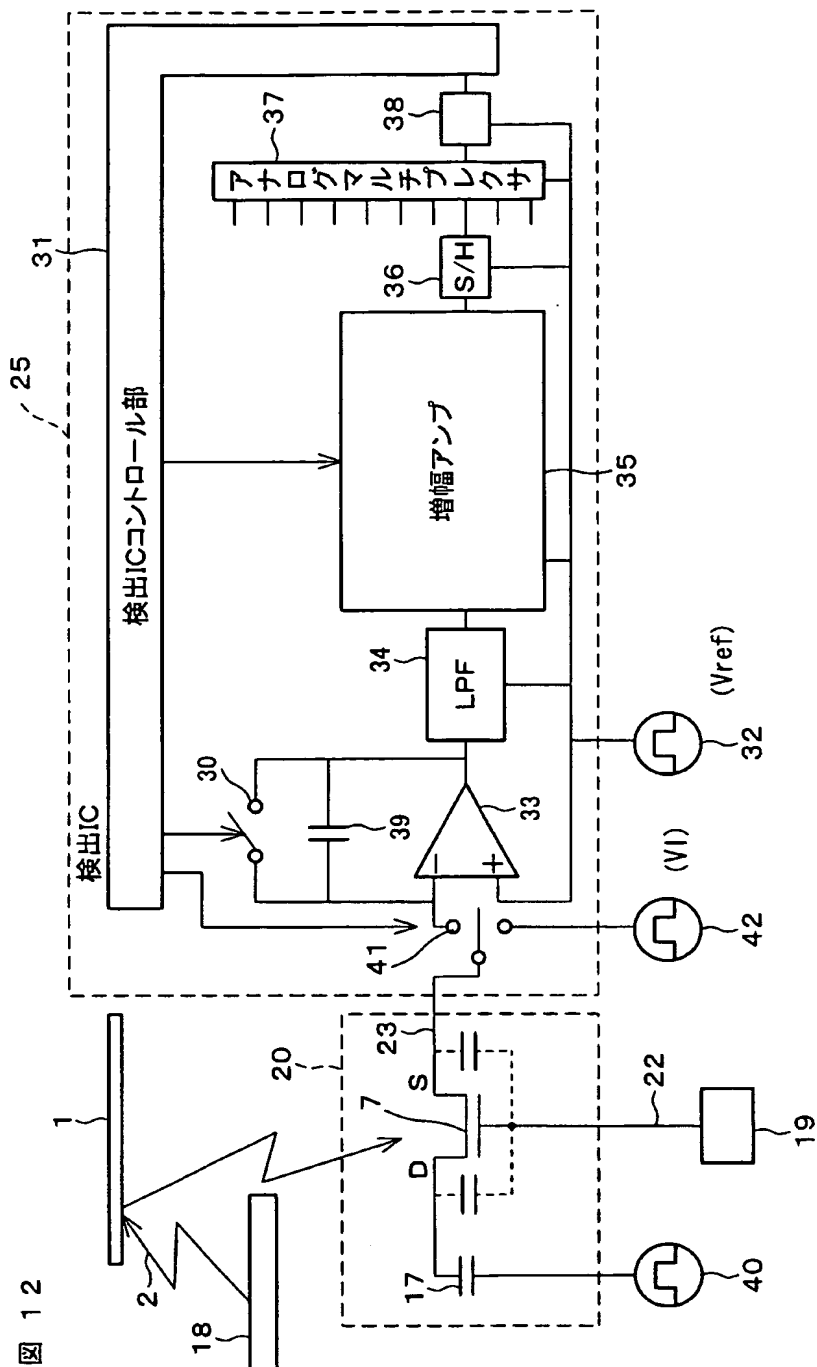


図 12

13 / 18

図 13

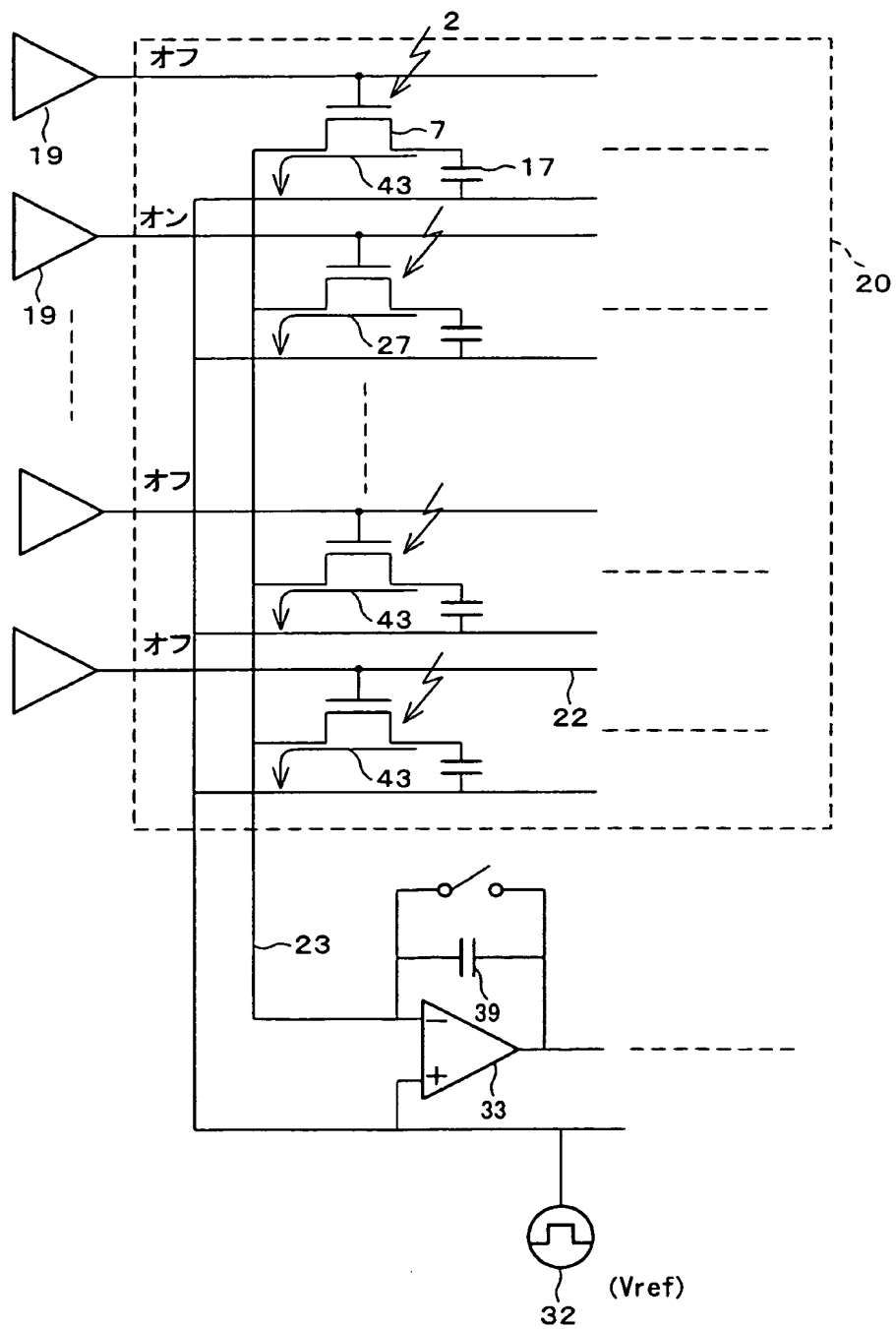


図 14

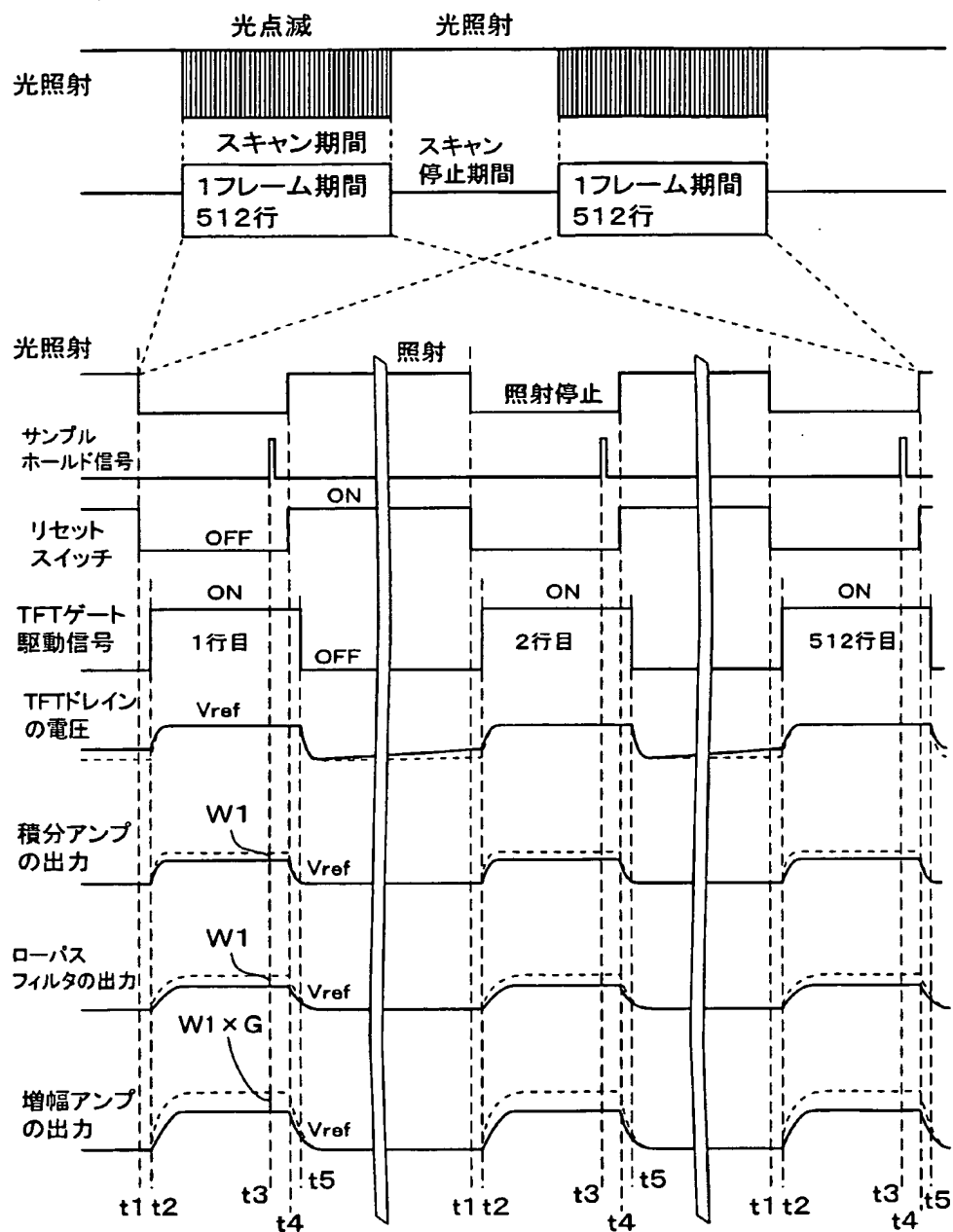


図 15

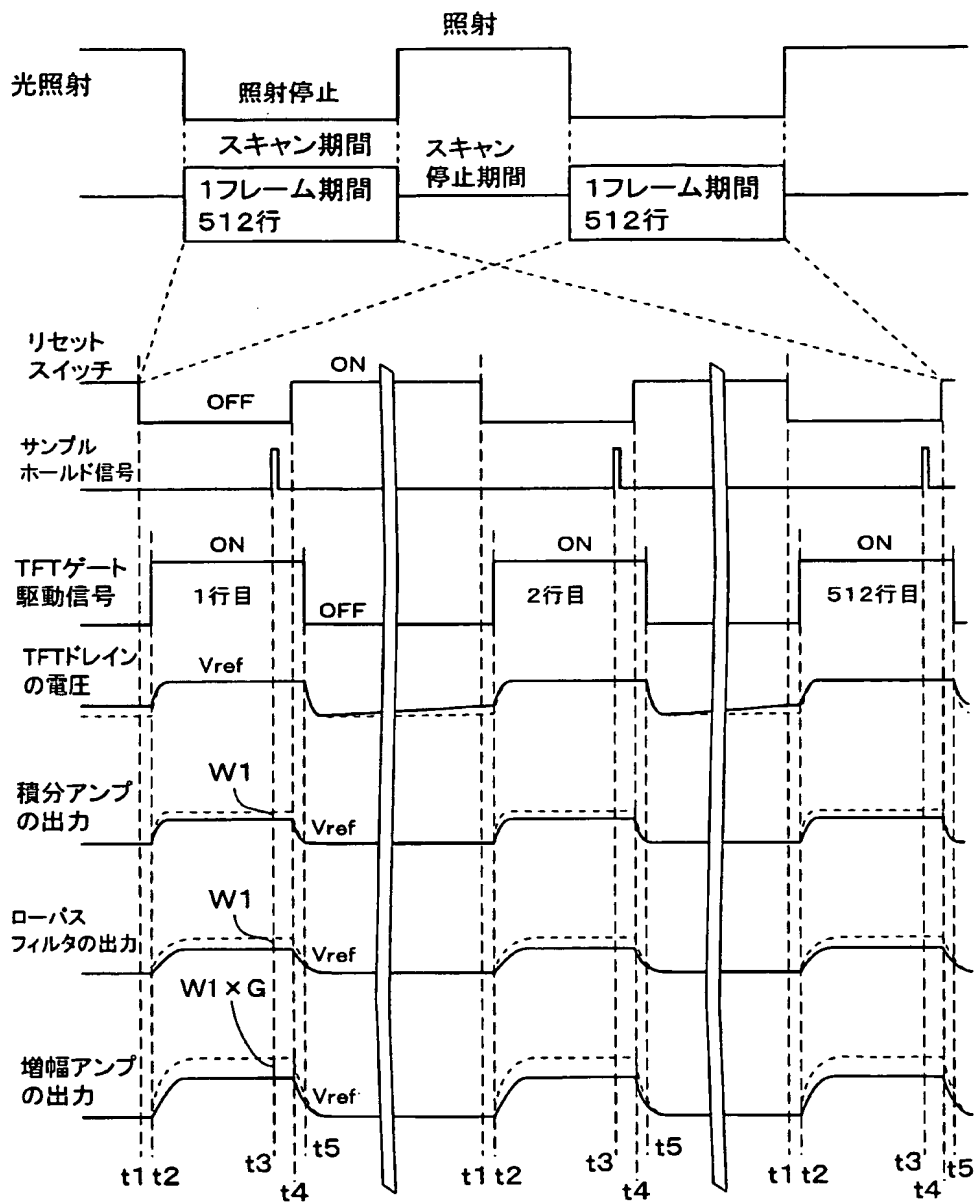
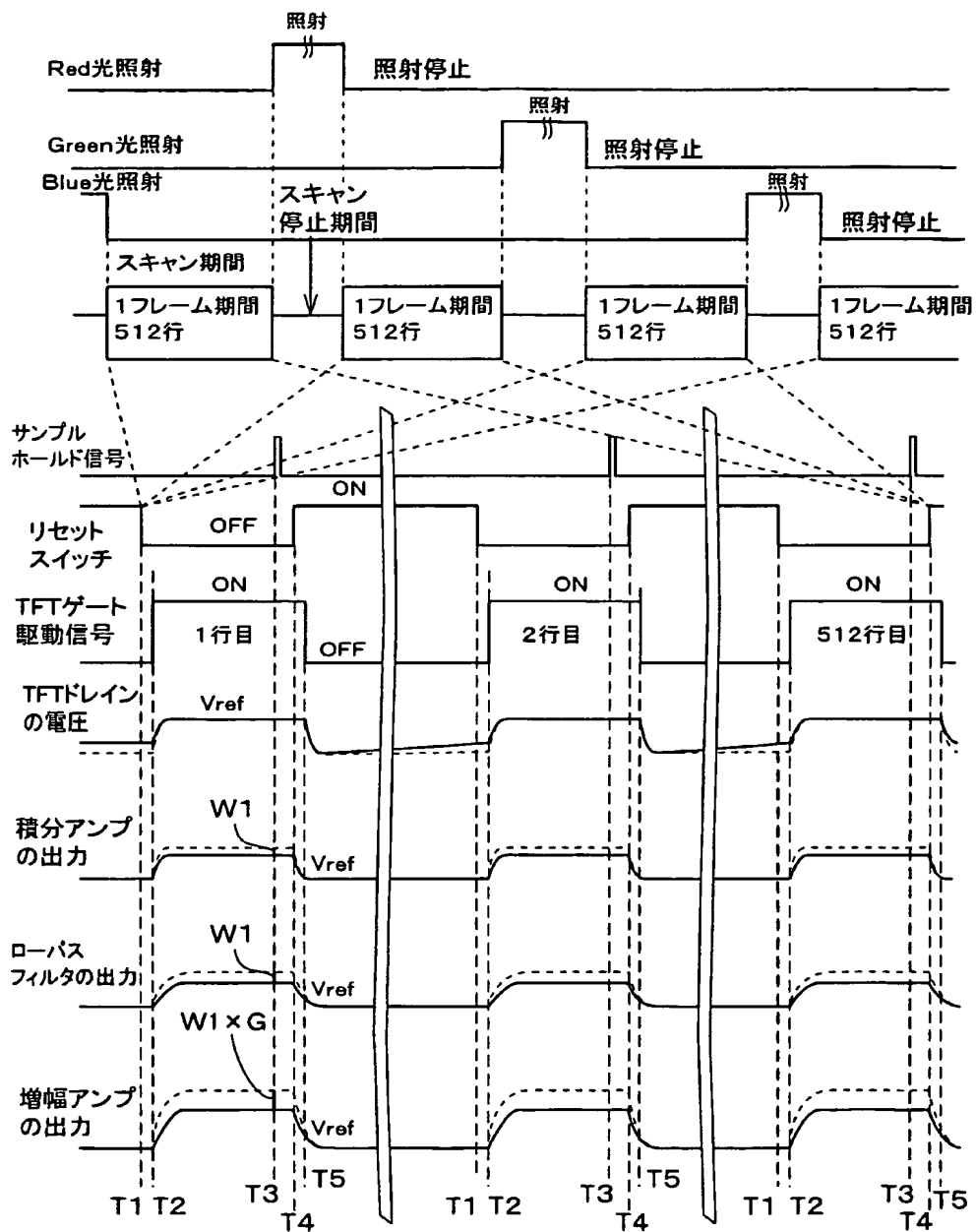


図 16



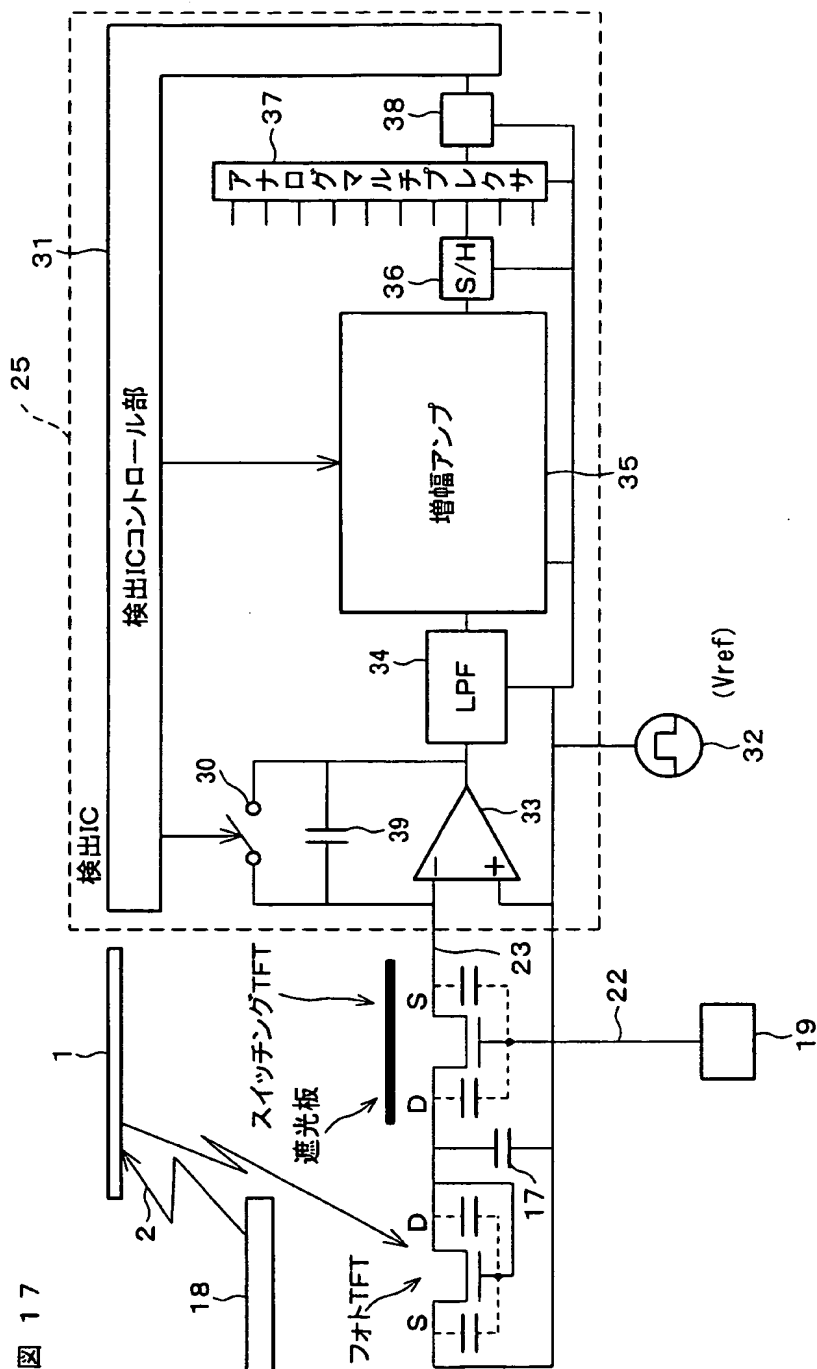
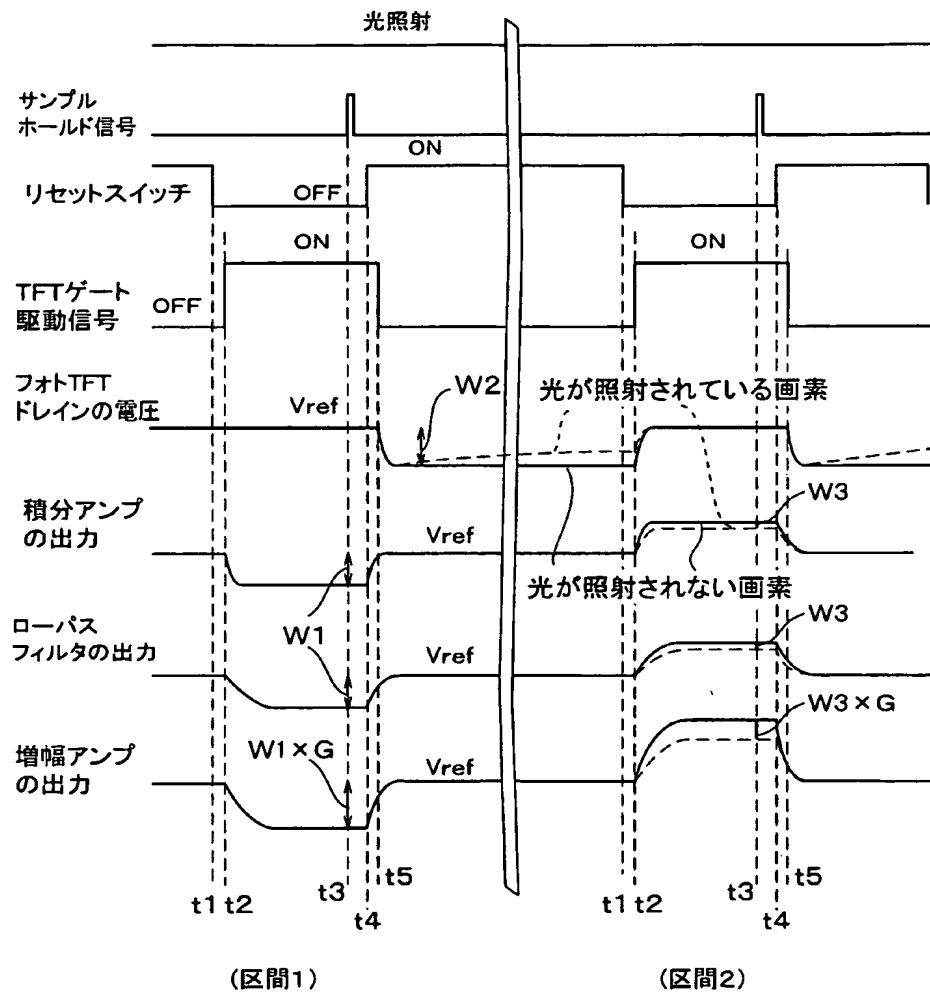


図 17

図 18



```

mm  mm  pp  pp  eeee  rr  rrr  sssss  oooo  nnnnn
mmmmmmmm  pp  pp  ee  ee  rrr  rr  ss  oo  oo  nn  nn
mmmmmmmm  pp  pp  eeeee  rr  rr  ssss  oo  oo  nn  nn
mm  m  mm  ppppp  ee  rr  ss  oo  oo  nn  nn
mm  mm  pp  eeee  rrrr  sssss  oooo  nn  nn
      pppp

```

```

2222  11
22  22  111
    22  11
    222  11
    22  11
22  22  11
222222 111111

```

5/9/05

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/05858

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁷ H01L27/146, H04N5/335		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁷ H01L27/146, H04N5/335		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2003 Kokai Jitsuyo Shinan Koho 1971-2003 Toroku Jitsuyo Shinan Koho 1994-2003		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-77522 A (Casio Computer Co., Ltd.), 15 March, 2002 (15.03.02), Full text; all drawings (Family: none)	1-21
A	JP 6-98079 A (Fuji Xerox Co., Ltd.), 08 April, 1994 (08.04.94), Full text; all drawings (Family: none)	1-21
P, A	JP 2002-199282 A (Sharp Corp.), 12 July, 2002 (12.07.02), Full text; all drawings (Family: none)	1-21
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 01 August, 2003 (01.08.03)		Date of mailing of the international search report 12 August, 2003 (12.08.03)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告

国際出願番号 PCT/JPO3/05858

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L27/146, H04N5/335

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L27/146, H04N5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国実用新案登録公報 1996-2003年
 日本国登録実用新案公報 1994-2003年

国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2002-77522 A (カシオ計算機株式会社) 2002.03.15, 全文, 全図 (ファミリーなし)	1-21
A	JP 6-98079 A (富士ゼロックス株式会社) 1994.04.08, 全文, 全図 (ファミリーなし)	1-21
PA	JP 2002-199282 A (シャープ株式会社) 2002.07.12, 全文, 全図 (ファミリーなし)	1-21

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

01.08.03

国際調査報告の発送日

12.08.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野田 誠

4L

3035

電話番号 03-3581-1101 内線 3462